

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-164264

(43) 公開日 平成11年(1999) 6月18日

(51) Int.Cl.⁸

H 0 4 N 7/01

識別記号

F I

H 0 4 N 7/01

G

審査請求 未請求 請求項の数60 O L (全 31 頁)

(21) 出願番号 特願平10-32473

(22) 出願日 平成10年(1998) 2月16日

(31) 優先権主張番号 特願平9-30181

(32) 優先日 平 9 (1997) 2月14日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平9-261934

(32) 優先日 平 9 (1997) 9月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 近藤 哲二郎

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72) 発明者 渡辺 勉

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72) 発明者 大月 知之

東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

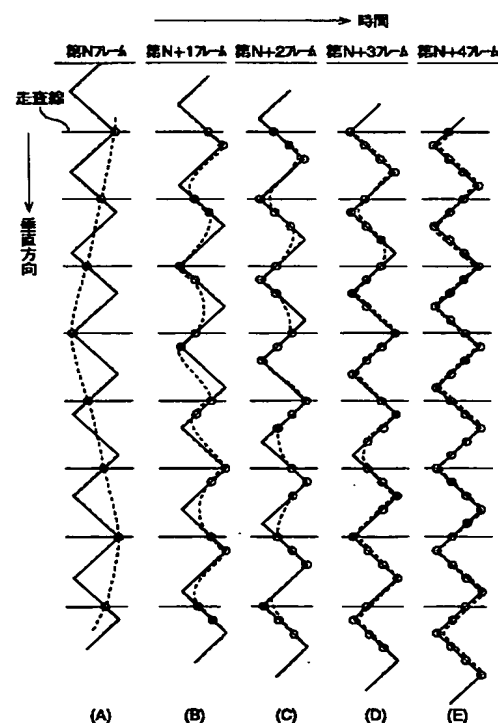
(74) 代理人 弁理士 稲本 義雄

(54) 【発明の名称】 画像処理装置および画像処理方法

(57) 【要約】

【課題】 解像度の高い元の画像を再生することで、折り返し歪みを除去する。

【解決手段】 折り返し歪みのない元の画像が、図 2 に実線で示すような、水平走査期間に対応する周波数の $1/2$ よりも高い周波数で周期的に変化し、その位相が時間とともにずれていく三角波で表されるとする。第 N フレームにおけるサンプリング点 (図 2 に○印で示す) を、折り返し歪みを有する歪み画像の動きに対応した位置に移動し、その移動後のサンプリング点のサンプル値、および第 $N+1$ フレームのサンプル値を結べば、その波形は、図 2 (B) に点線で示すように、元の画像に近づく。以下、同様にして、過去のフレームのサンプリング点を、歪み画像の動きに対応した位置に移動し、その移動後のサンプリング点のサンプル値、および現在のフレームのサンプル値を結んでいくことにより、図 2 (C) 乃至図 2 (E) に点線で示すように、徐々に、元の画像が再生されていく。



【特許請求の範囲】

【請求項 1】 第 1 の画像から第 2 の画像を生成する画像処理装置であって、

前記第 1 の画像を受信する受信手段と、

前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 2 の画像を生成する想定手段とを備えることを特徴とする画像処理装置。

【請求項 2】 前記第 1 の画像の動きを検出する動き検出手段をさらに備え、

前記想定手段は、前記動き検出手段によって検出された前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 2 の画像を生成することを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記第 2 の画像は、前記第 1 の画像よりも解像度の高いものであることを特徴とする請求項 1 に記載の画像処理装置。

【請求項 4】 前記第 2 の画像は、前記第 1 の画像よりも画素数の多いものであることを特徴とする請求項 1 に記載の画像処理装置。

【請求項 5】 前記想定手段は、前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 1 の画像より、垂直方向の画素数の多い前記第 2 の画像を生成することを特徴とする請求項 4 に記載の画像処理装置。

【請求項 6】 前記動き検出手段は、前記第 1 の画像の動きを、その第 1 の画像を構成する画素より細かい単位で検出し、

前記想定手段は、

前記第 1 の画像を記憶する、前記第 1 の画像の 1 画面分より多い記憶容量の画像記憶手段と、

前記画像記憶手段に前記第 1 の画像を書き込むときのアドレスを、その第 1 の画像の動きに基づいて制御するとともに、前記画像記憶手段の記憶値の読み出しを制御する制御手段とを有することを特徴とする請求項 2 に記載の画像処理装置。

【請求項 7】 前記制御手段は、前記画像記憶手段の記憶値を、前記第 2 の画像の画素として読み出すことを特徴とする請求項 6 に記載の画像処理装置。

【請求項 8】 前記第 1 の画像のシーンチェンジを検出するシーンチェンジ検出手段と、

前記第 1 の画像に、シーンチェンジが生じたときに、前記画像記憶手段の記憶値をクリアするクリア手段とをさらに備えることを特徴とする請求項 6 に記載の画像処理装置。

【請求項 9】 前記第 2 の画像をフィルタリングするフィルタ手段をさらに備えることを特徴とする請求項 1 または 6 のうちのいずれかに記載の画像処理装置。

【請求項 10】 前記第 2 の画像をフィルタリングするフィルタ手段と、

前記フィルタ手段によってフィルタリングされた前記第

2 の画像を、前記第 1 の画像と同一の画素数にして出力する出力手段とをさらに備えることを特徴とする請求項 3 または 6 のうちのいずれかに記載の画像処理装置。

【請求項 11】 前記画像記憶手段のアドレスのうち、前記第 1 の画像の画素が記憶されていないものを検出するアドレス検出手段と、

前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を生成する生成手段とをさらに備えることを特徴とする請求項 6 に記載の画像処理装置。

【請求項 12】 前記アドレス検出手段は、前記画像記憶手段のアドレスに、前記第 1 の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、前記フラグを記憶するフラグ記憶手段を有することを特徴とする請求項 11 に記載の画像処理装置。

【請求項 13】 前記生成手段は、前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素を用いて補間を行うことにより生成することを特徴とする請求項 11 に記載の画像処理装置。

【請求項 14】 前記生成手段は、

前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素の性質に応じて、所定のクラスに分類するクラス分類手段と、

前記クラスごとに、所定の予測係数を記憶している予測係数記憶手段と、

前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素のクラスに対応する前記予測係数と、前記画像記憶手段に記憶されている前記第 1 の画像の画素とを用いて所定の演算を行うことにより、前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を求める演算手段とを有することを特徴とする請求項 11 に記載の画像処理装置。

【請求項 15】 前記予測係数は、学習用の前記第 2 の画像を用いて学習を行うことにより求められたものであることを特徴とする請求項 14 に記載の画像処理装置。

【請求項 16】 前記第 1 の画像を複数の領域に分割する領域分割手段と、前記第 1 の画像の複数の領域それぞれに対応する前記第 2 の画像の複数の領域を合成することにより、前記第 2 の画像を生成する合成手段とをさらに備え、

前記想定手段は、前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 1 の画像の複数の領域それぞれに対応する前記第 2 の画像の複数の領域を求めることを特徴とする請求項 1 に記載の画像処理装

置。

【請求項 1 7】 前記第 1 の画像の複数の領域それぞれの動きを検出する動き検出手段をさらに備え、前記想定手段は、前記動き検出手段によって検出された前記第 1 の画像の複数の領域それぞれの動きに対応した位置に画素を想定することにより、前記第 2 の画像の複数の領域それぞれを求めることを特徴とする請求項 1 6 に記載の画像処理装置。

【請求項 1 8】 前記第 2 の画像は、前記第 1 の画像よりも解像度の高いものであることを特徴とする請求項 1 6 に記載の画像処理装置。

【請求項 1 9】 前記第 2 の画像は、前記第 1 の画像よりも画素数の多いものであることを特徴とする請求項 1 6 に記載の画像処理装置。

【請求項 2 0】 前記想定手段は、前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 1 の画像の複数の領域それぞれより、垂直方向の画素数の多い前記第 2 の画像の複数の領域それぞれを求めることを特徴とする請求項 1 9 に記載の画像処理装置。

【請求項 2 1】 前記動き検出手段は、前記第 1 の画像の複数の領域それぞれの動きを、その第 1 の画像を構成する画素より細かい単位で検出し、前記想定手段は、前記第 1 の画像の複数の領域をそれぞれ記憶する、前記第 1 の画像の複数の領域それぞれの 1 画面分より多い記憶容量の複数の画像記憶手段と、前記複数の画像記憶手段それぞれに、前記第 1 の画像の複数の領域それぞれを書き込むときのアドレスを、その第 1 の画像の複数の領域それぞれの動きに基づいて制御するとともに、前記複数の画像記憶手段の記憶値の読み出しを制御する制御手段とを有することを特徴とする請求項 1 7 に記載の画像処理装置。

【請求項 2 2】 前記制御手段は、前記複数の画像記憶手段の記憶値を、前記第 2 の画像の複数の領域を構成する画素として、それぞれ読み出すことを特徴とする請求項 2 1 に記載の画像処理装置。

【請求項 2 3】 前記第 1 の画像のシーンチェンジを検出するシーンチェンジ検出手段と、前記第 1 の画像に、シーンチェンジが生じたときに、前記複数の画像記憶手段の記憶値をクリアするクリア手段とをさらに備えることを特徴とする請求項 2 1 に記載の画像処理装置。

【請求項 2 4】 前記第 2 の画像をフィルタリングするフィルタ手段をさらに備えることを特徴とする請求項 1 6 または 2 3 のうちのいずれかに記載の画像処理装置。

【請求項 2 5】 前記第 2 の画像をフィルタリングするフィルタ手段と、前記フィルタ手段によってフィルタリングされた前記第 2 の画像を、前記第 1 の画像と同一の画素数にして出力する出力手段とをさらに備えることを特徴とする請求項

1 8 または 2 3 のうちのいずれかに記載の画像処理装置。

【請求項 2 6】 前記画像記憶手段のアドレスのうち、前記第 1 の画像の画素が記憶されていないものを検出するアドレス検出手段と、

前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を生成する生成手段とをさらに備えることを特徴とする請求項 2 1 に記載の画像処理装置。

【請求項 2 7】 前記アドレス検出手段は、前記画像記憶手段のアドレスに、前記第 1 の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、前記フラグを記憶するフラグ記憶手段を有することを特徴とする請求項 2 6 に記載の画像処理装置。

【請求項 2 8】 前記生成手段は、前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素を用いて補間を行うことにより生成することを特徴とする請求項 2 6 に記載の画像処理装置。

【請求項 2 9】 前記生成手段は、前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素の性質に応じて、所定のクラスに分類するクラス分類手段と、前記クラスごとに、所定の予測係数を記憶している予測係数記憶手段と、

前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素のクラスに対応する前記予測係数と、前記画像記憶手段に記憶されている前記第 1 の画像の画素とを用いて所定の演算を行うことにより、前記アドレス検出手段によって検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を求める演算手段とを有することを特徴とする請求項 2 6 に記載の画像処理装置。

【請求項 3 0】 前記予測係数は、学習用の前記第 2 の画像を用いて学習を行うことにより求められたものであることを特徴とする請求項 2 9 に記載の画像処理装置。

【請求項 3 1】 第 1 の画像から第 2 の画像を生成する画像処理装置の画像処理方法であって、前記第 1 の画像を受信する受信ステップと、前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 2 の画像を生成する想定ステップとを備えることを特徴とする画像処理方法。

【請求項 3 2】 前記第 1 の画像の動きを検出する動き検出ステップをさらに備え、前記想定ステップにおいて、前記動き検出ステップで検出された前記第 1 の画像の動きに対応した位置に画素を

想定することにより、前記第2の画像を生成することを特徴とする請求項31に記載の画像処理方法。

【請求項33】 前記第2の画像は、前記第1の画像よりも解像度の高いものであることを特徴とする請求項31に記載の画像処理方法。

【請求項34】 前記第2の画像は、前記第1の画像よりも画素数の多いものであることを特徴とする請求項31に記載の画像処理方法。

【請求項35】 前記想定ステップにおいて、前記第1の画像の動きに対応した位置に画素を想定することにより、前記第1の画像より、垂直方向の画素数の多い前記第2の画像を生成することを特徴とする請求項34に記載の画像処理方法。

【請求項36】 前記画像処理装置は、前記第1の画像を記憶する、前記第1の画像の1画面分より多い記憶容量の画像記憶手段を有し、前記動き検出ステップにおいて、前記第1の画像の動きを、その第1の画像を構成する画素より細かい単位で検出し、前記想定ステップにおいて、前記画像記憶手段に前記第1の画像を書き込むときのアドレスを、その第1の画像の動きに基づいて制御するとともに、前記画像記憶手段の記憶値の読み出しを制御することを特徴とする請求項32に記載の画像処理方法。

【請求項37】 前記想定ステップにおいて、前記画像記憶手段の記憶値を、前記第2の画像の画素として読み出すことを特徴とする請求項36に記載の画像処理方法。

【請求項38】 前記第1の画像のシーンチェンジを検出するシーンチェンジ検出ステップと、前記第1の画像に、シーンチェンジが生じたときに、前記画像記憶手段の記憶値をクリアするクリアステップとをさらに備えることを特徴とする請求項36に記載の画像処理方法。

【請求項39】 前記第2の画像をフィルタリングするフィルタステップをさらに備えることを特徴とする請求項31または36のうちのいずれかに記載の画像処理方法。

【請求項40】 前記第2の画像をフィルタリングするフィルタステップと、前記フィルタステップにおいてフィルタリングされた前記第2の画像を、前記第1の画像と同一の画素数にして出力する出力ステップとをさらに備えることを特徴とする請求項33または36のうちのいずれかに記載の画像処理方法。

【請求項41】 前記画像記憶手段のアドレスのうち、前記第1の画像の画素が記憶されていないものを検出するアドレス検出ステップと、前記アドレス検出ステップにおいて検出された前記画像記憶手段のアドレスに対応する前記第2の画像の画素を

生成する生成ステップとをさらに備えることを特徴とする請求項36に記載の画像処理方法。

【請求項42】 前記画像処理装置は、前記画像記憶手段のアドレスに、前記第1の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、前記フラグを記憶するフラグ記憶手段をさらに有し、

前記アドレス検出ステップにおいて、前記フラグ記憶手段を参照することにより、前記第1の画像の画素が記憶されていない前記画像記憶手段のアドレスを検出することを特徴とする請求項41に記載の画像処理方法。

【請求項43】 前記生成ステップにおいて、前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第2の画像の画素を、前記画像記憶手段に記憶されている前記第1の画像の画素を用いて補間を行うことにより生成することを特徴とする請求項41に記載の画像処理方法。

【請求項44】 前記画像処理装置は、所定のクラスごとに、所定の予測係数を記憶している予測係数記憶手段をさらに有し、

前記生成ステップにおいて、前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第2の画像の画素を、前記画像記憶手段に記憶されている前記第1の画像の画素の性質に応じて、前記所定のクラスのうちのいずれかに分類し、

前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第2の画像の画素のクラスに対応する前記予測係数と、前記画像記憶手段に記憶されている前記第1の画像の画素とを用いて所定の演算を行うことにより、前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第2の画像の画素を求めることを特徴とする請求項41に記載の画像処理方法。

【請求項45】 前記予測係数は、学習用の前記第2の画像を用いて学習を行うことにより求められたものであることを特徴とする請求項44に記載の画像処理方法。

【請求項46】 前記第1の画像を複数の領域に分割する領域分割ステップと、

前記第1の画像の複数の領域それぞれに対応する前記第2の画像の複数の領域を合成することにより、前記第2の画像を生成する合成ステップとをさらに備え、前記想定ステップにおいて、前記第1の画像の動きに対応した位置に画素を想定することにより、前記第1の画像の複数の領域それぞれに対応する前記第2の画像の複数の領域を求めることを特徴とする請求項31に記載の画像処理方法。

【請求項47】 前記第1の画像の複数の領域それぞれの動きを検出する動き検出ステップをさらに備え、前記想定ステップにおいて、前記動き検出ステップで検

出された前記第 1 の画像の複数の領域それぞれの動きに対応した位置に画素を想定することにより、前記第 2 の画像の複数の領域それぞれを求めることを特徴とする請求項 4 6 に記載の画像処理方法。

【請求項 4 8】 前記第 2 の画像は、前記第 1 の画像よりも解像度の高いものであることを特徴とする請求項 4 6 に記載の画像処理方法。

【請求項 4 9】 前記第 2 の画像は、前記第 1 の画像よりも画素数の多いものであることを特徴とする請求項 4 6 に記載の画像処理方法。

【請求項 5 0】 前記想定ステップにおいて、前記第 1 の画像の動きに対応した位置に画素を想定することにより、前記第 1 の画像の複数の領域それぞれより、垂直方向の画素数の多い前記第 2 の画像の複数の領域それぞれを求めることを特徴とする請求項 4 9 に記載の画像処理方法。

【請求項 5 1】 前記画像処理装置は、前記第 1 の画像の複数の領域をそれぞれ記憶する、前記第 1 の画像の 1 画面分より多い記憶容量の複数の画像記憶手段を有し、前記動き検出ステップにおいて、前記第 1 の画像の複数の領域それぞれの動きを、その第 1 の画像を構成する画素より細かい単位で検出し、前記想定ステップにおいて、前記複数の画像記憶手段それぞれに、前記第 1 の画像の複数の領域それぞれを書き込むときのアドレスを、その第 1 の画像の複数の領域それぞれの動きに基づいて制御するとともに、前記複数の画像記憶手段の記憶値の読み出しを制御することを特徴とする請求項 4 7 に記載の画像処理方法。

【請求項 5 2】 前記想定ステップにおいて、前記複数の画像記憶手段の記憶値を、前記第 2 の画像の複数の領域を構成する画素として、それぞれ読み出すことを特徴とする請求項 5 1 に記載の画像処理方法。

【請求項 5 3】 前記第 1 の画像のシーンチェンジを検出するシーンチェンジ検出ステップと、前記第 1 の画像に、シーンチェンジが生じたときに、前記複数の画像記憶手段の記憶値をクリアするクリアステップとをさらに備えることを特徴とする請求項 5 1 に記載の画像処理方法。

【請求項 5 4】 前記第 2 の画像をフィルタリングするフィルタステップをさらに備えることを特徴とする請求項 4 6 または 5 3 のうちのいずれかに記載の画像処理方法。

【請求項 5 5】 前記第 2 の画像をフィルタリングするフィルタステップと、前記フィルタステップでフィルタリングされた前記第 2 の画像を、前記第 1 の画像と同一の画素数にして出力する出力ステップとをさらに備えることを特徴とする請求項 4 8 または 5 3 のうちのいずれかに記載の画像処理方法。

【請求項 5 6】 前記画像記憶手段のアドレスのうち、前記第 1 の画像の画素が記憶されていないものを検出す

るアドレス検出ステップと、

前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を生成する生成ステップとをさらに備えることを特徴とする請求項 5 1 に記載の画像処理方法。

【請求項 5 7】 前記画像処理装置は、前記画像記憶手段のアドレスに、前記第 1 の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、前記フラグを記憶するフラグ記憶手段をさらに有し、

前記アドレス検出ステップにおいて、前記フラグ記憶手段を参照することにより、前記第 1 の画像の画素が記憶されていない前記画像記憶手段のアドレスを検出することを特徴とする請求項 5 6 に記載の画像処理方法。

【請求項 5 8】 前記生成ステップにおいて、前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素を用いて補間を行うことにより生成することを特徴とする請求項 5 6 に記載の画像処理方法。

【請求項 5 9】 前記画像処理装置は、所定のクラスごとに、所定の予測係数を記憶している予測係数記憶手段をさらに有し、

前記生成ステップにおいて、

前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を、前記画像記憶手段に記憶されている前記第 1 の画像の画素の性質に応じて、前記所定のクラスのうちのいずれかに分類し、

前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素のクラスに対応する前記予測係数と、前記画像記憶手段に記憶されている前記第 1 の画像の画素とを用いて所定の演算を行うことにより、前記アドレス検出ステップで検出された前記画像記憶手段のアドレスに対応する前記第 2 の画像の画素を求めることを特徴とする請求項 5 6 に記載の画像処理方法。

【請求項 6 0】 前記予測係数は、学習用の前記第 2 の画像を用いて学習を行うことにより求められたものであることを特徴とする請求項 5 9 に記載の画像処理方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】本発明は、画像処理装置および画像処理方法に関し、特に、例えば、画像の画素数を増加させることにより、走査線と直交する方向の折り返し歪みを低減（除去）したり、高解像度の画像を生成したりすることができるようにする画像処理装置および画像処理方法に関する。

【0 0 0 2】

【従来の技術】例えば、テレビジョン受像機で受信され

た画像や、VTR (Video Tape Recorder)、ビデオCD (Compact Disc) プレーヤ、DVD (Digital Versatile Disc) プレーヤで再生された画像などは、図26に示すように、左から右方向に走査が繰り返されることにより、例えば、CRT (Cathode Ray Tube) などに表示される。

【0003】即ち、CRTの蛍光面に、画像に対応するビームが照射され、これにより、蛍光面の各点が光り、画像が表示される。従って、表示された画像 (表示画像) は、そのような点、つまり画素の集合といえることができる。

【0004】

【発明が解決しようとする課題】表示画像を、上述のように画素の集合と捉えると、表示画像は、元の画像を画素の位置でサンプリングしたデジタル信号と考えることができる。即ち、例えば、自然の風景を撮影して得られる表示画像は、アナログ信号としての実際の自然の風景を、画素の位置をサンプリング点としてサンプリングしたデジタル信号と考えることができる。

【0005】従って、元の画像をサンプリングする際に、いわゆるサンプリングの定理 (アナログ信号をサンプリングして得られたデジタル信号から、元のアナログ信号を再生するには、アナログ信号の最高周波数の2倍以上の周波数でサンプリングを行う必要があるという定理) を満たしていない場合、表示画像には、折り返し歪みが生じる。

【0006】上述したように、画像は、左から右方向に走査が繰り返されることから、その方向、即ち、走査線の方である水平方向には、サンプリングの定理を満たすように、プリフィルタがかけられることが多いが、走査線と直交する方向である垂直方向には、従来、そのようなプリフィルタがかけられず、このため、表示画像には、垂直方向の折り返し歪みが生じる課題があった。

【0007】即ち、例えば、いま、第Nフレームの、ある垂直方向に注目し、その垂直方向における元の画像が、図27 (A) に実線で示すように、1ライン (水平走査期間) に対応する周波数の $1/2$ よりも高い周波数の信号成分を有する場合、サンプリングの定理を満たさないことから、折り返し歪みが生じ、表示画像として、元の画像を得ることはできず、同図 (A) において点線で示すような信号に対応する画像が得られる。

【0008】そして、このような折り返し歪みは、例えば、Y/C分離や、ノイズ除去、さらには画質改善のための処理、その他の信号処理に弊害を及ぼす。

【0009】また、視覚的には、折り返し歪みが生じ、上述したように、図27 (A) に実線で示すような信号が、同図 (A) に点線で示すような信号となっても、各画素における画素値が変化しなければ、解像度が悪くなるだけで、視聴者が、それほど大きな違和感を感じることはない。しかしながら、例えば、葉の生い茂った木が

風に吹かれている風景などについての画像に関しては、第Nフレームでは、図27 (A) に実線で示すような信号が、第N+1フレームでは、同図 (B) に示すように変化する。このように折り返し歪みが生じている信号が変化すると、表示画像に、いわゆる画面のざわざわ感が感じられ、これは、視聴者に大きな違和感を感じさせる。

【0010】一方、ある1フレームの信号に注目した場合に、その信号は、既に、図27 (A) に点線で示すように、垂直方向の折り返し歪みを含むものであるから、その1フレームの信号のみから、高周波成分を含む元の信号を再生することは、サンプリングの定理から困難であり、また、既に垂直方向の折り返し歪みを有する画像に、垂直方向のプリフィルタをかけて折り返し歪みを除去することも困難である。

【0011】本発明は、このような状況に鑑みてなされたものであり、画像から、それに含まれていない元の高周波数成分を含む、より画素数の多い画像、即ち、高解像度の画像を生成することができるようにし、さらに、これにより、例えば、折り返し歪みの除去などを可能にするものである。

【0012】

【課題を解決するための手段】請求項1に記載の画像処理装置は、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像を生成する想定手段を備えることを特徴とする。

【0013】請求項31に記載の画像処理方法は、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像を生成する想定ステップを備えることを特徴とする。

【0014】請求項1に記載の画像処理装置においては、想定手段が、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像を生成するようになされている。

【0015】請求項31に記載の画像処理方法においては、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像を生成するようになされている。

【0016】

【発明の実施の形態】以下に、本発明の実施の形態を説明するが、その前に、特許請求の範囲に記載の発明の各手段と以下の実施の形態との対応関係を明らかにするために、各手段の後の括弧内に、対応する実施の形態 (但し、一例) を付加して、本発明の特徴を記述すると、次のようになる。

【0017】即ち、請求項1に記載の画像処理装置は、第1の画像から第2の画像を生成する画像処理装置であって、第1の画像を受信する受信手段 (例えば、図1に示すチューナ1など) と、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像を生成す

る想定手段（例えば、図 4 に示すコントローラ 1 4 および解像度創造用メモリ部 1 5 など）とを備えることを特徴とする。

【0018】請求項 2 に記載の画像処理装置は、第 1 の画像の動きを検出する動き検出手段（例えば、図 4 に示す動き検出部 1 2 など）をさらに備え、想定手段が、動き検出手段によって検出された第 1 の画像の動きに対応した位置に画素を想定することにより、第 2 の画像を生成することを特徴とする。

【0019】請求項 6 に記載の画像処理装置は、動き検出手段が、第 1 の画像の動きを、その第 1 の画像を構成する画素より細かい単位で検出し、想定手段が、第 1 の画像を記憶する、第 1 の画像の 1 画面分より多い記憶容量の画像記憶手段（例えば、図 4 に示す解像度想像用メモリ部 1 5 など）と、画像記憶手段に第 1 の画像を書き込むときのアドレスを、その第 1 の画像の動きに基づいて制御するとともに、画像記憶手段の記憶値の読み出しを制御する制御手段（例えば、図 4 に示すコントローラ 1 4 など）とを有することを特徴とする。

【0020】請求項 8 に記載の画像処理装置は、第 1 の画像のシーンチェンジを検出するシーンチェンジ検出手段（例えば、図 4 に示すシーンチェンジ検出部 1 3 など）と、第 1 の画像に、シーンチェンジが生じたときに、画像記憶手段の記憶値をクリアするクリア手段（例えば、図 4 に示すコントローラ 1 4 など）とをさらに備えることを特徴とする。

【0021】請求項 9 に記載の画像処理装置は、第 2 の画像をフィルタリングするフィルタ手段（例えば、図 4 に示す垂直 L P F 1 6 など）をさらに備えることを特徴とする。

【0022】請求項 1 0 に記載の画像処理装置は、第 2 の画像をフィルタリングするフィルタ手段（例えば、図 4 に示す垂直 L P F 1 6 など）と、フィルタ手段によってフィルタリングされた第 2 の画像を、第 1 の画像と同一の画素数にして出力する出力手段（例えば、図 4 に示すフレームメモリ部 1 7 など）とをさらに備えることを特徴とする。

【0023】請求項 1 1 に記載の画像処理装置は、画像記憶手段のアドレスのうち、第 1 の画像の画素が記憶されていないものを検出するアドレス検出手段（例えば、図 2 5 に示す書き込みフラグ記憶部 4 2 および画素生成部 4 3 など）と、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第 2 の画像の画素を生成する生成手段（例えば、図 2 5 に示す画素生成部 4 3 など）とをさらに備えることを特徴とする。

【0024】請求項 1 2 に記載の画像処理装置は、アドレス検出手段が、画像記憶手段のアドレスに、第 1 の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、フラグを記憶するフラグ記憶手段（例えば、図 2 5 に示す書き込みフラ

グ記憶部 4 2 など）を有することを特徴とする。

【0025】請求項 1 4 に記載の画像処理装置は、生成手段が、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第 2 の画像の画素を、画像記憶手段に記憶されている第 1 の画像の画素の性質に応じて、所定のクラスに分類するクラス分類手段（例えば、図 1 8 に示すクラス分類部 2 0 1 など）と、クラスごとに、所定の予測係数を記憶している予測係数記憶手段（例えば、図 1 8 に示す係数 R O M 2 0 7 など）と、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第 2 の画像の画素のクラスに対応する予測係数と、画像記憶手段に記憶されている第 1 の画像の画素とを用いて所定の演算を行うことにより、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第 2 の画像の画素を求める演算手段（例えば、図 1 8 に示す予測演算回路 2 0 6 など）とを有することを特徴とする。

【0026】請求項 1 6 に記載の画像処理装置は、第 1 の画像を複数の領域に分割する領域分割手段（例えば、図 1 0 に示す領域分割部 2 1 並びにスイッチ 2 2 A および 2 2 B など）と、第 1 の画像の複数の領域それぞれに対応する第 2 の画像の複数の領域を合成することにより、第 2 の画像を生成する合成手段（例えば、図 1 0 に示す合成部 2 4 など）とをさらに備え、想定手段が、第 1 の画像の動きに対応した位置に画素を想定することにより、第 1 の画像の複数の領域それぞれに対応する第 2 の画像の複数の領域を求めることを特徴とする。

【0027】請求項 1 7 に記載の画像処理装置は、第 1 の画像の複数の領域それぞれの動きを検出する動き検出手段（例えば、図 1 0 に示す動き検出部 1 2 など）をさらに備え、想定手段が、動き検出手段によって検出された第 1 の画像の複数の領域それぞれの動きに対応した位置に画素を想定することにより、第 2 の画像の複数の領域それぞれを求めることを特徴とする。

【0028】請求項 2 1 に記載の画像処理装置は、動き検出手段が、第 1 の画像の複数の領域それぞれの動きを、その第 1 の画像を構成する画素より細かい単位で検出し、想定手段が、第 1 の画像の複数の領域をそれぞれ記憶する、第 1 の画像の 1 画面分より多い記憶容量の複数の画像記憶手段（例えば、図 1 0 に示す解像度想像用メモリ部 1 5 A および 1 5 B など）と、複数の画像記憶手段それぞれに、第 1 の画像の複数の領域それぞれを書き込むときのアドレスを、その第 1 の画像の複数の領域それぞれの動きに基づいて制御するとともに、複数の画像記憶手段の記憶値の読み出しを制御する制御手段（例えば、図 1 0 に示すコントローラ 1 4 A および 1 4 B など）とを有することを特徴とする。

【0029】請求項 2 3 に記載の画像処理装置は、第 1 の画像のシーンチェンジを検出するシーンチェンジ検出手段（例えば、図 1 0 に示すシーンチェンジ検出部 1 3

など)と、第1の画像に、シーンチェンジが生じたときに、複数の画像記憶手段の記憶値をクリアするクリア手段(例えば、図10に示すコントローラ14Aおよび14Bなど)とをさらに備えることを特徴とする。

【0030】請求項24に記載の画像処理装置は、第2の画像をフィルタリングするフィルタ手段(例えば、図10に示す垂直LPF16など)をさらに備えることを特徴とする。

【0031】請求項25に記載の画像処理装置は、第2の画像をフィルタリングするフィルタ手段(例えば、図10に示す垂直LPF16など)と、フィルタ手段によってフィルタリングされた第2の画像を、第1の画像と同一の画素数にして出力する出力手段(例えば、図10に示すフレームメモリ部17など)とをさらに備えることを特徴とする。

【0032】請求項26に記載の画像処理装置は、画像記憶手段のアドレスのうち、第1の画像の画素が記憶されていないものを検出するアドレス検出手段(例えば、図12に示す書き込みフラグ記憶部42および画素生成部43など)と、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第2の画像の画素を生成する生成手段(例えば、図12に示す画素生成部43など)とをさらに備えることを特徴とする。

【0033】請求項27に記載の画像処理装置は、アドレス検出手段が、画像記憶手段のアドレスに、第1の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、フラグを記憶するフラグ記憶手段(例えば、図12に示す書き込みフラグ記憶部42など)を有することを特徴とする。

【0034】請求項29に記載の画像処理装置は、生成手段が、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第2の画像の画素を、画像記憶手段に記憶されている第1の画像の画素の性質に応じて、所定のクラスに分類するクラス分類手段(例えば、図18に示すクラス分類部201など)と、クラスごとに、所定の予測係数を記憶している予測係数記憶手段(例えば、図18に示す係数ROM207など)と、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第2の画像の画素のクラスに対応する予測係数と、画像記憶手段に記憶されている第1の画像の画素とを用いて所定の演算を行うことにより、アドレス検出手段によって検出された画像記憶手段のアドレスに対応する第2の画像の画素を求める演算手段(例えば、図18に示す予測演算回路206など)とを有することを特徴とする。

【0035】請求項36に記載の画像処理方法は、画像処理装置が、第1の画像を記憶する、第1の画像の1画面分より多い記憶容量の画像記憶手段(例えば、図4に示す解像度想像用メモリ部15など)を有し、動き検出ステップにおいて、第1の画像の動きを、その第1の画

像を構成する画素より細かい単位で検出し、想定ステップにおいて、画像記憶手段に第1の画像を書き込むときのアドレスを、その第1の画像の動きに基づいて制御するとともに、画像記憶手段の記憶値の読み出しを制御することを特徴とする。

【0036】請求項42に記載の画像処理方法は、画像処理装置が、画像記憶手段のアドレスに、第1の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、フラグを記憶するフラグ記憶手段(例えば、図25に示す書き込みフラグ記憶部42など)をさらに有し、アドレス検出ステップにおいて、フラグ記憶手段を参照することにより、第1の画像の画素が記憶されていない画像記憶手段のアドレスを検出することを特徴とする。

【0037】請求項44に記載の画像処理方法は、画像処理装置が、所定のクラスごとに、所定の予測係数を記憶している予測係数記憶手段(例えば、図18に示す係数ROM207など)をさらに有し、生成ステップにおいて、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第2の画像の画素を、画像記憶手段に記憶されている第1の画像の画素の性質に応じて、所定のクラスのうちのいずれかに分類し、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第2の画像の画素のクラスに対応する予測係数と、画像記憶手段に記憶されている第1の画像の画素とを用いて所定の演算を行うことにより、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第2の画像の画素を求めることを特徴とする。

【0038】請求項51に記載の画像処理方法は、画像処理装置が、第1の画像の複数の領域をそれぞれ記憶する、第1の画像の1画面分より多い記憶容量の複数の画像記憶手段(例えば、図10に示す解像度想像用メモリ部15Aおよび15Bなど)を有し、動き検出ステップにおいて、第1の画像の複数の領域それぞれの動きを、その第1の画像を構成する画素より細かい単位で検出し、想定ステップにおいて、複数の画像記憶手段それぞれに、第1の画像の複数の領域それぞれを書き込むときのアドレスを、その第1の画像の複数の領域それぞれの動きに基づいて制御するとともに、複数の画像記憶手段の記憶値の読み出しを制御することを特徴とする。

【0039】請求項57に記載の画像処理方法は、画像処理装置が、画像記憶手段のアドレスに、第1の画像の画素が書き込まれたときに、その旨を表すフラグが、対応するアドレスに書き込まれる、フラグを記憶するフラグ記憶手段(例えば、図12に示す書き込みフラグ記憶部42など)をさらに有し、アドレス検出ステップにおいて、フラグ記憶手段を参照することにより、第1の画像の画素が記憶されていない画像記憶手段のアドレスを検出することを特徴とする。

【0040】請求項59に記載の画像処理方法は、画像

処理装置が、所定のクラスごとに、所定の予測係数を記憶している予測係数記憶手段（例えば、図 18 に示す係数 ROM 207 など）をさらに有し、生成ステップにおいて、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第 2 の画像の画素を、画像記憶手段に記憶されている第 1 の画像の画素の性質に応じて、所定のクラスのうちのいずれかに分類し、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第 2 の画像の画素のクラスに対応する予測係数と、画像記憶手段に記憶されている第 1 の画像の画素とを用いて所定の演算を行うことにより、アドレス検出ステップで検出された画像記憶手段のアドレスに対応する第 2 の画像の画素を求めることを特徴とする。

【0041】なお、勿論この記載は、各手段を上記したものに限定することを意味するものではない。

【0042】図 1 は、本発明を適用したテレビジョン受像機の一実施の形態の構成例を示している。

【0043】チューナ 1 は、図示せぬアンテナで受信された受信信号から、所定のチャンネルのテレビジョン放送信号を検波、復調し、LPF (Low Pass Filter) 2 に出力するようになされている。LPF 2 は、その後段の A/D 変換器 3 でサンプリング (A/D 変換) を行う際に、サンプリングの定理を満たすようにするためのプリフィルタで、チューナ 1 からのテレビジョン放送信号の高周波数成分を制限し、A/D 変換器 3 に出力するようになされている。A/D 変換器 3 は、LPF 2 の出力をサンプリングすることにより、アナログのテレビジョン放送信号を、デジタル信号に変換し、歪み補正部 4 に出力するようになされている。歪み補正部 4 は、A/D 変換器 3 からのテレビジョン放送信号から、前述したような垂直方向の折り返し歪みを除去 (低減) し、D/A 変換器 5 に出力するようになされている。D/A 変換器 5 は、歪み補正部 4 からのデジタルの画像信号を D/A 変換することによりアナログ信号とし、CRT 6 に出力するようになされている。CRT 6 は、D/A 変換器 5 の出力に対応した画像を表示するようになされている。

【0044】次に、その動作について説明する。

【0045】チューナ 1 では、アンテナで受信された受信信号から、所定のチャンネルのテレビジョン放送信号が検波、復調され、LPF 2 を介して A/D 変換器 3 に出力される。A/D 変換器 3 では、LPF 2 を介して供給されるテレビジョン放送信号が A/D 変換され、歪み補正部 4 に供給される。

【0046】ここで、図示していないが、チューナ 1 と LPF 2 との間、または歪み補正部 4 と D/A 変換器 5 との間には、例えば、Y/C 分離その他の必要な画像処理を行う回路が設けられている。なお、A/D 変換器 3 では、そこに、Y/C 分離前のコンポジット信号が入力される場合には、例えば、サブキャリアの周波数で、ま

た、Y/C 分離後の信号が入力される場合には、例えば、13.5MHz など、それぞれサンプリングが行われる。

【0047】歪み補正部 4 は、A/D 変換器 3 からデジタルの画像信号を受信すると、その画像信号から、垂直方向 (水平走査線と直交する方向) の折り返し歪みを除去し、D/A 変換器 5 を介して、CRT 6 に出力する。これにより、CRT 6 では、折り返し歪みのない画像が表示される。

【0048】次に、図 1 の歪み補正部 4 における折り返し歪みの除去処理についての詳細を説明するが、その前に、その前段階の準備として、その折り返し歪みの除去 (低減) 方法の原理について説明する。

【0049】歪み補正部 4 は、垂直方向の折り返し歪みを含む画像から、高周波成分を含む元の画像 (例えば、風景を撮影して得られる画像について、その風景を実際に見たときに、人間が視覚的に認識する画像 (またはそれにより近い画像)) を再生し、それに垂直方向のプリフィルタをかけて垂直方向の高周波数成分をカットすることにより、画像に含まれていた折り返し歪みを除去 (折り返し歪みの生じていない画像を生成) するようになされている。

【0050】垂直方向の折り返し歪みを含む画像 (以下、適宜、歪み画像という) からの元の画像の再生は、次のようにして行われる。

【0051】即ち、いま、例えば、図 2 に示すように、ある垂直方向の 1 列に注目し、そこにおける元の画像が、同図に実線で示すような、水平走査期間に対応する周波数の $1/2$ よりも高い周波数で周期的に変化し、その位相が時間とともに垂直方向にずれていく三角波で表されるとする。

【0052】この場合、ある第 N フレームだけに注目すると、図 2 (A) に点線で示すように、元の画像を走査線上でサンプリングすることにより得られるサンプル値を結んだ、元の画像とはまったく異なる歪み画像が得られる。

【0053】次に、第 N+1 フレームでは、そのフレームだけに注目すると、やはり、第 N フレームだけに注目した場合と同様に、元の画像とはまったく異なる歪み画像が得られる。

【0054】しかしながら、上述したように、歪み画像の位相が時間とともに垂直方向にずれていっているの、第 N+1 フレームで得られる歪み画像は、第 N フレームにおける場合とは異なる位置で元の画像をサンプリングすることにより得られるサンプル値を結んだものとなる。

【0055】従って、第 N フレームにおけるサンプル値のサンプリング点 (図 2 において○印で示す) を、元の画像の位相の変化、つまり歪み画像の動きに対応した位置に移動し、その移動後のサンプリング点におけるサン

プル値、および第 $N+1$ フレームにおけるサンプル値を結べば、その波形は、図2(B)において点線で示すように、元の画像に近づくことになる。

【0056】以下、同様にして、過去のフレームにおけるサンプル値のサンプリング点を、歪み画像の動きに対応した位置に移動し、その移動後のサンプリング点におけるサンプル値、および現在のフレームにおけるサンプル値を結んでいくことにより、図2(C)乃至図2

(E)に示すように、徐々に、元の画像が再生されていく。

【0057】以上のように、歪み画像の動きに対応した位置にサンプリング点を移動していき、その移動後のサンプリング点におけるサンプル値を用いることで、元の画像を再生することができる。即ち、歪み画像の動きに対応した位置に画素を想定していくことで、垂直方向の画素数が増加し、これによりサンプリングの定理が満たされ、その結果、元の画像が得られるようになる。

【0058】これは、次のように考えることもできる。即ち、歪み画像は、画面の中の固定の位置にある水平走査線上で、元の画像をサンプリングしたものと捉えることができ、従って、元の画像が動いている場合において、時間的に連続する複数フレームそれぞれの固定の位置にある水平走査線上では、図2に示したように、元の画像の異なる位置の信号がサンプリングされる。従って、そのような、元の画像の異なる位置の信号(サンプル値)を、時間的に連続する複数フレームの歪み画像から集め、その動きにしたがって合成することにより、固定の位置にある水平走査線の間を、いわば埋めて1フレームの画像を構成すれば、元の画像が得られることになる。なお、このことは、時間方向の解像度の、空間解像度への反映ということができる。

【0059】以上のようにして、歪み補正部4では、例えば、図3(A)に示すような、時間的に連続する歪み画像の各フレームについて、その動きに対応した位置に、過去のフレームの歪み画像を構成する画素を想定していくことにより、同図(B)に示すように、垂直方向の画素数、即ち、水平走査線数が増加した、折り返し歪みのない画像が生成されるようになっている。

【0060】なお、以上のような歪み画像から元の画像を再生する方法を用いるには、歪み画像(従って、元の画像についても同様)に動きがある必要がある。但し、歪み画像に動きがない場合においては、前述したように、解像度は悪くなるが、画面のざわざわ感を生じないので、折り返し歪みは、視覚的に、それほど問題とならない。

【0061】さらに、歪み画像として、その形状が変化するような物体が表示されている場合には、その形状の変化する速さ v_1 に対して、物体自体の動き(移動)の速さ v_2 が充分速いこと($v_1 \ll v_2$ であること)が必要である。但し、このこと($v_1 \ll v_2$ であるこ

と)は、一般的に成立することが多い。

【0062】次に、図4は、図1の歪み補正部4の構成例を示している。なお、ここでは、説明を簡単にするために、例えば、ビデオカメラをパンやチルトすることにより、風景などを撮影することにより得られた、全画面が同一の動きをする歪み画像が入力されるものとする。

【0063】フレームメモリ部11は、連続する2フレームの歪み画像を記憶するようになっている。即ち、フレームメモリ部11は、現フレームメモリ11Aおよび前フレームメモリ11Bを有し、現フレームメモリ11Aは、いま入力された現フレームを、前フレームメモリ11Bは、現フレームの1つ前の前フレーム(従って、現フレームが現フレームメモリ11Aに供給される直前まで、その現フレームメモリ11Aに記憶されていたフレーム)を、それぞれ記憶するようになっている。

【0064】動き検出部12は、フレームメモリ部11を参照し、現フレームの、前フレームに対する動きを表す動きベクトルを検出し、コントローラ14に供給するようになっている。なお、上述したように、ここでは、歪み画像として、全画面が同一の動きをするものが入力されるので、全画面(1フレーム)について、1つの動きベクトルが検出されるようになっている。また、ここでは、動き検出部12は、動きベクトルを構成する成分のうち、折り返し歪みが生じている方向、即ち、垂直方向の成分についてだけは、歪み画像を構成する画素より細かい単位で動きを検出するようになっている。

【0065】ここで、画素より細かい単位での動きベクトルの検出は、例えば、次のようにして行うことができる。即ち、例えば、動きベクトルを検出しようとする現フレームの、例えば 8×8 画素(横 \times 縦)のブロック(以下、適宜、処理対象ブロックという)と同一の大きさで同一の形のブロックを、前フレームの所定の位置に考え、まず最初に、そのブロック(以下、適宜、参照ブロックという)と処理対象ブロックとの、対応する位置にある画素の画素値どうしの差分の絶対値など(以下、適宜、誤差という)を求める。

【0066】画素単位で動きベクトルを検出する場合、参照ブロックを画素単位で種々の位置に移動して得られる誤差のうち、その最小値を与える参照ブロックの位置からの、処理対象ブロックへのベクトルが動きベクトルとされるが、このようにして画素単位で動きベクトルを検出した後、例えば、図5に示すように、誤差と参照ブロックの位置との対応関係を考え、誤差を、例えば直線で線形補間したときに得られる最小値の参照ブロックの位置(図5において \times 印で示す部分)を求めれば、その位置に対応するベクトルが、画素より細かい単位での動きベクトルとなる。

【0067】図4に戻り、シーンチェンジ検出部13

は、フレームメモリ部 1 1 を参照することにより、いわゆるシーンチェンジを検出するようになされている。即ち、シーンチェンジ検出部 1 3 は、例えば、上述した画素単位で動きベクトルを検出する場合と同様にして、現フレームを構成する各ブロックの誤差の最小値を求め、その誤差の最小値の、現フレームを構成するブロックについての総和が所定の閾値以上の場合、前フレームから現フレームにかけてシーンチェンジがあったと判定し、その旨を、コントローラ 1 4 に出力するようになされている。

【0068】コントローラ 1 4 は、動き検出部 1 2 からの動きベクトルに基づいて、解像度創造用メモリ部 1 5 における書き込みアドレスおよび読み出しアドレスを制御するようになされている。また、コントローラ 1 4 は、シーンチェンジ検出部 1 3 からシーンチェンジである旨を受信したとき、解像度創造用メモリ部 1 5 における書き込みアドレスおよび読み出しアドレスをリセットするとともに、その記憶値を、所定の初期値にクリアするようになされている。

【0069】解像度創造用メモリ部 1 5 は、歪み画像の 1 フレーム分より多い記憶容量を有するメモリなどで構成され、コントローラ 1 4 の制御の下、フレームメモリ部 1 1 の現フレームメモリ 1 1 A に記憶された現フレームの画像データを記憶し、また、記憶した画像データを読み出して、垂直 L P F 1 6 に出力するようになされている。

【0070】即ち、解像度創造用メモリ部 1 5 は、例えば、図 6 に示すように、水平方向（水平走査線の方向）には P_H' 個の画素についての画像データを、垂直方向には P_V' 個の画素についての画像データを、それぞれ記憶することができるようになされている。なお、歪み画像を構成する水平方向または垂直方向の画素数を、それぞれ P_H または P_V とすると、ここでは、例えば、 $P_H' \geq P_H$ 、 $P_V' \geq 4 P_V$ となっており、従って、解像度創造用メモリ部 1 5 は、水平方向については、歪み画像を構成する水平方向の画素数と同一の数以上の画素を、垂直方向については、歪み画像を構成する垂直方向の画素数の 4 倍以上の画素を、それぞれ記憶することができるようになされている。

【0071】ここで、解像度創造用メモリ部 1 5 のアドレスについては、絶対アドレスと相対アドレスとが定義されている。絶対アドレスは、例えば、解像度創造用メモリ部 1 5 の最も左上の記憶領域を原点 (0, 0) とし、水平または垂直方向をそれぞれ x または y 軸としてシーケンシャルに付されており、従って、左から $i + 1$ 番目で、上から $j + 1$ 番目の絶対アドレスは、(i , j) となっている。

【0072】一方、相対アドレスは、図 7 に示すように、相対アドレスポインタが指している絶対アドレスを原点とするもので、相対アドレスポインタの左から $i +$

1 番目で、上から $j + 1$ 番目の相対アドレスは、(i , j) と表される。

【0073】相対アドレスポインタは、コントローラ 1 4 により制御されるようになされており、解像度創造用メモリ部 1 5 への画像データの書き込み、およびそこから画像データの読み出しは、相対アドレスポインタを最も左上の点とする、例えば、 $P_H \times 4 P_V$ 画素の範囲（同図において点線で示す部分）（以下、適宜、アクセス範囲という）を対象として行われるようになされている。

【0074】ここで、上述のように、解像度創造用メモリ部 1 5 への画像データの書き込みは、アクセス範囲を対象として行われ、ここでは、アクセス範囲の大きさは、 $P_H \times 4 P_V$ 画素の範囲となっている。従って、この場合、アクセス範囲には、水平方向については、歪み画像を構成する水平方向の画素数と同一数の画素の書き込みしかできないが、垂直方向については、歪み画像を構成する垂直方向の画素数の 4 倍の画素の書き込みをすることができる。このようにしたのは、図 2 や図 3 で説明したように、歪み画像の各フレームについて、その動きに対応した位置に画素を想定していくことにより、垂直方向の画素数（水平走査線の数）が増加した、折り返し歪みのない画像を生成（創造）するためである。

【0075】即ち、アクセス範囲への 1 フレームの歪み画像の書き込みは、図 8 に斜線を付して示すように、水平方向については、相対アドレスポインタが指すアドレスから順次行われていくが、垂直方向については、相対アドレスポインタが指すアドレスから 3 行おきに行われていく。従って、歪み画像における 1 画素分の垂直方向の動きは、アクセス範囲においては 4 画素分に相当し、その結果、歪み画像における $1 / 4$ 画素分単位の垂直方向の動きに対応した位置に画素を想定することができることになる。つまり、垂直方向にだけ注目すれば、歪み画像の動きにしたがってアクセス範囲を 1 画素より細かい単位（ここでは、歪み画像を構成する画素間の距離の $1 / 4$ の単位）で移動させることができ、そのようなアクセス範囲に、歪み画像を 3 行おきに書き込んで行けば、図 2 や図 3 で説明したように、水平走査線の間が埋められていき、垂直方向の解像度が 4 倍となった画像（このように、いわば解像度が創造された画像が得られるので、メモリ部 1 5 を、解像度創造用メモリ部と呼んでいる）、即ち、垂直方向のサンプリング点の数が 4 倍になった画像が、元の画像として得られることになる。

【0076】再び、図 4 に戻り、解像度創造用メモリ部 1 5 に記憶され、アクセス範囲から読み出された、垂直方向の画素数が増加した画像データは、垂直 L P F 1 6 に供給されるようになされている。垂直 L P F 1 6 は、解像度創造用メモリ部 1 5 からの画像データに対して、垂直方向に L P F をかけることにより、その最高周波数成分を、垂直方向のサンプリング点の数が $1 / 4$ になっ

10

20

30

40

50

ても折り返し歪みが生じないように制限し、フレームメモリ部17に供給するようになされている。フレームメモリ部17は、例えば、アクセス範囲と同様の記憶容量を有し、垂直LPFから供給される、垂直方向の最高周波数が制限された画像データを一時記憶し、また、記憶した画像データを、例えば3ライン（3水平走査線）おきに読み出すことにより、1フレームの歪み画像を構成するライン数と同一数のラインからなる画像を構成して出力するようになされている。

【0077】次に、図4の歪み補正部4の動作について、図9のフローチャートを参照して説明する。

【0078】歪み画像は、フレームメモリ部11に供給され、現フレームメモリ11Aに記憶される。そして、次のフレームの歪み画像が供給されると、その歪み画像が、現フレームとして、現フレームメモリ11Aに記憶されるとともに、いままで現フレームメモリ11Aに記憶されていた歪み画像が、前フレームとして前フレームメモリ11Bに供給されて記憶される。以下、フレームメモリ部11では、同様の処理が繰り返される。

【0079】フレームメモリ部11の現フレームメモリ11Aにおいて、最初のフレームが記憶されると、シーンチェンジ検出部13では、シーンチェンジを検出すると同様に、最初のフレームが現フレームメモリ11Aに記憶されたことが検出され、シーンチェンジがあった旨が、コントローラ14に知らされる。

【0080】ここで、シーンチェンジ検出部13では、最初のフレームが現フレームメモリ11Aに記憶された場合、前フレームメモリ11Bには、まだ画像データが記憶されていないため、両者の差分の絶対値和が大きくなり、上述のように、シーンチェンジが検出されるが、ここでは、シーンチェンジか、または最初のフレームが現フレームメモリ11Aに記憶されたのかを区別する必要はないので、問題はない。

【0081】コントローラ14は、シーンチェンジ検出部13からシーンチェンジ（但し、実際には、上述したように、シーンチェンジではなく、現フレームメモリ11Aへの最初のフレームの記憶）を受信すると、ステップS1において、解像度創造用メモリ部15をリセットする。即ち、相対アドレスポインタを、絶対アドレスの原点（0，0）に移動させ、さらに、解像度創造用メモリ部15の記憶値をすべて、所定の初期値にクリアする。

【0082】そして、ステップS2に進み、現フレームメモリ11Aに記憶された歪み画像が、解像度創造用メモリ部15に供給されて記憶される。この歪み画像の書き込みは、上述したように、アクセス範囲内に行われ、また、垂直方向については4画素ごと（3画素おき）に行われる。なお、解像度創造用メモリ部15に歪み画像を書き込むときのアドレス制御は、コントローラ14によって行われる。

【0083】その後、ステップS3に進み、アクセス範囲内において、歪み画像の書き込みが行われていない記憶領域の補間が行われる。即ち、ステップS2においてのアクセス範囲内への歪み画像の書き込みは、上述したように、垂直方向については、4画素ごとに行われるため、それを、そのまま読み出したのでは、いわば隙間のあいたものとなる。そこで、ステップS3では、アクセス範囲内において、歪み画像の書き込みが行われていない記憶領域の補間が行われる。具体的には、ステップS2の終了後は、図8に斜線を付して示す部分（ライン）の書き込みしか行われていないので、ステップS3では、例えば、その書き込みが行われた部分が、その下の3ラインにコピーされる。

【0084】補間が終了すると、ステップS4に進み、アクセス範囲内の画像データが読み出され、垂直LPF16およびフレームメモリ部17を介して出力される。なお、アクセス範囲内の画像データを読み出すときのアドレス制御も、コントローラ14によって行われる。また、アクセス範囲内からの画像データの読み出しは、書き込み時と異なり、隙間をあげずに、1ラインごとに行われる。

【0085】その後、次のフレームがフレームメモリ部11に供給されると、シーンチェンジ検出部13では、ステップS5において、シーンチェンジがあったかどうか判定される。ステップS5において、シーンチェンジがあったと判定された場合、ステップS1に戻り、上述した場合と同様の処理が行われる。

【0086】一方、ステップS5において、シーンチェンジがなかったと判定された場合、ステップS6に進み、動き検出部12において、動きベクトルが検出される。なお、ここでは、垂直方向については、上述したようにして、1ラインの間隔よりも短い単位で動きベクトルが検出される。動き検出部12で検出された動きベクトルは、コントローラ14に供給される。コントローラ14は、動きベクトルを受信すると、その動きベクトルに対応する分だけ相対アドレスポインタを移動させる。

【0087】ここで、相対アドレスポインタは、水平方向については、動きベクトルの水平方向の成分と同一の画素数だけ移動されるが、垂直方向については、動きベクトルの垂直方向の成分を4倍した値を、例えば、四捨五入したものと同一の画素数だけ移動される。これは、アクセス範囲が、上述したように、垂直方向については、歪み画像の4倍の画素数に対応する記憶容量を有するからである。

【0088】相対アドレスポインタの移動後は、ステップS8に進み、現フレームメモリ11Aに記憶された歪み画像（ステップS6で動きベクトルが検出された画像）が、解像度創造用メモリ部15に供給される。そして、その歪み画像は、ステップS2における場合と同様に、アクセス範囲内に、4ラインごとに書き込み

れ、ステップS9に進む。ステップS9では、ステップS4における場合と同様に、アクセス範囲内の画像データが読み出され、垂直LPF16およびフレームメモリ部17を介して出力される。

【0089】その後、ステップS10に進み、歪み画像が終了したかどうか、即ち、フレームメモリ部11への画像の供給がなくなったかどうかが判定される。ステップS10において、歪み画像が終了していないと判定された場合、即ち、さらに次のフレームがフレームメモリ部11に供給された場合、ステップS5に戻り、ステップS5でシーンチェンジがあったと判定されるか、またはステップS10で歪み画像が終了したと判定されるまで、ステップS5乃至S10の処理が繰り返される。また、ステップS10において、歪み画像が終了したと判定された場合、処理を終了する。

【0090】ステップS5乃至S10の処理が繰り返されることにより、アクセス範囲内には、図2や図3で説明したように、歪み画像（第1の画像）の水平走査線の間の、その動きに対応した位置に画素が想定され、これにより、元の画像（第2の画像）が再生されていく。即ち、いま、元の画像に含まれる垂直方向の最高周波数が、歪み画像の水平走査期間の1/4に対応する周波数の1/2以下であったとすれば、ステップS5乃至S10の処理が数回繰り返されることにより、アクセス範囲内には、垂直方向に十分なサンプリング点（画素）（サンプリングの定理を満足するのに必要なサンプリング点）が想定された、垂直方向の折り返し歪みがない画像が形成されていく。

【0091】従って、このような折り返し歪みのない画像に、Y/C分離や、ノイズ除去、画質改善のための処理、その他の信号処理を施すようにすることにより、従来生じていた弊害を防止することが可能となる。

【0092】また、CRT6が、歪み画像の4倍の水平走査線を有する高解像度のものであれば、解像度創造用メモリ部15におけるアクセス範囲内の記憶値を、そのままCRT6に供給することで、垂直方向の折り返し歪みのない高解像度の画像を表示することが可能となる。

【0093】なお、ここでは、解像度創造用メモリ部15の出力を、垂直LPF16およびフレームメモリ部17を介することにより、歪み画像と同一の解像度を有する画像を表示することとしているため、解像度は改善されないが、垂直LPF16によって帯域制限されるため、前述したような画面のざわざわ感が生じることはなく、視聴者に大きな違和感を感じさせることを防止することができる。

【0094】また、元の画像に含まれる垂直方向の最高周波数が、歪み画像の水平走査期間の1/4に対応する周波数の1/2より高い場合、ステップS5乃至S10の処理を何回繰り返しても、サンプリングの定理が満たされることはなく、垂直方向の折り返し歪みがない画像

は得られない。しかしながら、この場合であっても、垂直方向の画素数は増加するから、垂直方向の折り返し歪みを低減した画像を得ることができ、従って、従来生じていた信号処理上の弊害や、画面のざわざわ感などを低減することができる。

【0095】次に、図10は、図1の歪み補正部4の他の構成例を示している。なお、図中、図4における場合と対応する部分については同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、この歪み補正部4は、領域分割部21、スイッチ22Aおよび22B、メモリ23Aおよび23B、並びに合成部24が新たに設けられるとともに、コントローラ14または解像度創造用メモリ部15に代えて、コントローラ14Aと14B、または解像度創造用メモリ部15Aと15Bがそれぞれ設けられている他は、図4における場合と基本的に同様に構成されている。

【0096】また、図4においては、全画面が同一の動きをする歪み画像が入力されるものとしたが、ここでは、1フレームが、異なる動きをする複数の領域としての、例えば、第1と第2の2つの領域からなる歪み画像（例えば、背景となる空を、前景となる航空機が飛行しているものなど）が入力されるものとする。

【0097】このように、ここでは、第1と第2の2つの領域からなる歪み画像が入力されるため、領域分割部21では、動き検出部12の出力に基づいて、歪み画像が、その第1と第2の2つの領域に分割される。

【0098】即ち、動き検出部12は、図4においては全画面についての1つの動きベクトルを検出するようになされていたが、ここでは、歪み画像を、例えば、8×8画素や16×16画素などのブロックに分割したブロック単位で動きベクトルを検出し、そのブロック単位の動きベクトルを、領域分割部21に出力するようになされている。

【0099】領域分割部21は、動き検出部12からの動きベクトルや、隣接する画素の画素値どうしの差分その他を用いて領域分割のための処理を行い、さらにスムージングその他の必要な処理を行うことで、歪み画像を構成する第1と第2の領域を認識し（領域分割し）、その認識結果に対応して、スイッチ22Aおよび22Bを制御する。即ち、例えば、フレームメモリ部11から第1の領域を構成する画素の画素値が読み出されるタイミングでは、スイッチ22Aをオンにするとともに、スイッチ22Bをオフにし、これにより、第1の領域を構成する画素の画素値をメモリ23Aに供給して記憶させる。また、フレームメモリ部11から第2の領域を構成する画素の画素値が読み出されるタイミングでは、その逆に、スイッチ22Aをオフにするとともに、スイッチ22Bをオンにし、これにより、第2の領域を構成する画素の画素値をメモリ23Bに供給して記憶させる。

【0100】以上のようにして、歪み画像は、第1と第

2の領域に領域分割され、メモリ23Aと23Bにそれぞれ記憶される。

【0101】また、領域分割部21は、第1または第2の領域を代表する1つ動きベクトルを、例えば、その第1または第2の領域に含まれるブロックの動きベクトルに基づいて求め、コントローラ14Aまたは14Bにそれぞれ出力する。コントローラ14Aおよび解像度創造用メモリ部15Aと、コントローラ14Bおよび解像度創造用メモリ部15Bは、いずれも図4のコントローラ14および解像度創造用メモリ部15に対応するもので、コントローラ14および解像度創造用メモリ部15は、1フレーム全体を対象として処理を行うようになされていたが、コントローラ14Aおよび解像度創造用メモリ部15A、またはコントローラ14Bおよび解像度創造用メモリ部15Bは、メモリ23Aまたは23Bに記憶された第1または第2の領域を対象としてそれぞれ処理を行うようになされている。

【0102】従って、ここでは、解像度創造用メモリ部15Aまたは15Bそれぞれのアクセス範囲内に、第1または第2の領域の水平走査線の間の位置に画素が想定され、これにより、第1または第2の領域それぞれについて、元の画像が再生（創造）されていく。

【0103】なお、コントローラ14Aまたは14Bは、シーンチェンジ検出部13からシーンチェンジである旨を受信すると、コントローラ14における場合と同様に、解像度創造用メモリ部15Aまたは15Bをそれぞれリセットするようになされている。

【0104】解像度創造用メモリ部15Aまたは15Bそれぞれのアクセス範囲内に記憶された、水平走査線の間の位置に画素が想定された第1または第2の領域は、いずれも合成部24に供給され、そこで合成される。これにより、第1と第2の領域からなる、垂直方向の折り返し歪みのない高解像度の画像が形成され、この画像は、垂直LPF16およびフレームメモリ部17を介して出力される。

【0105】以上のように、第1と第2の2つの領域からなる歪み画像であっても、各領域ごとに処理を行うことで、垂直方向の折り返し歪みのない（低減された）画像を得ることができる。

【0106】なお、上述の場合においては、歪み画像が2つの領域からなるものとしたが、歪み画像が3以上の領域からなるものである場合には、その3以上の領域それぞれを処理して合成するようによれば良い。

【0107】さらに、上述の場合には、垂直方向の折り返し歪みを除去するようにしたが、画像に、水平方向の折り返し歪みが含まれる場合には、その折り返し歪みも同様に除去することが可能である。即ち、例えば、水平方向について、周波数帯域の制限が行われていない場合においては、それにより生じる水平方向の折り返し歪みを、上述した場合と同様に除去することが可能

である。

【0108】また、上述の場合には、垂直方向に、歪み画像の画素数（水平走査線数）の4倍の数の画素を想定するようにしたが、想定する画素数は、これに限定されるものではない。

【0109】さらに、アクセス範囲は、図7に示した相対アドレスポインタの位置によっては、解像度創造用メモリ部15の記憶領域からはみ出す場合があるが、このような場合、そのはみ出し部分は、例えば、解像度創造用メモリ部15の記憶領域の中の、その記憶領域が周辺に繰り返し存在すると仮定したときの位置に確保される。即ち、いま、 $X \geq P_H'$ 、 $Y \geq P_V'$ として、絶対アドレスが (X, Y) で表される位置が、アクセス範囲に含まれるようになった場合、その位置は、絶対アドレスが $(\text{mod}(X, P_H'), \text{mod}(Y, P_V'))$ で表される解像度創造用メモリ部15の記憶領域に確保される。但し、 $\text{mod}(a, b)$ は、 a を b で除算したときの剰余を表す。

【0110】また、上述の場合には、歪み画像の動きを、その歪み画像を構成する画素より細かい単位で検出し、その動きに対応する位置に画素を想定することで、折り返し歪みのない元の画像を復元するようにしたが、この復元は、例えば、次のようにして行うことも可能である。即ち、いま、折り返し歪みのない元の画像を P と表すとともに、歪み画像を P' と表すと、両者の関係は、次式で表すことができる。

【0111】 $P' = f(P)$

但し、 $f()$ は、括弧内の画像をサブサンプルする関数を表す。

【0112】この場合、 $f()$ の逆関数を $g()$ と表すと、式 $P = g(P')$ が成り立つ。

【0113】従って、歪み画像 P' の、元の画像 P への復元は、歪み画像の動きを検出しなくても、原理的には、関数 $g()$ が分かれば行うことができる。

【0114】即ち、上述したように、本発明は、元の画像 P の異なる位置の信号（サンプル値）を、時間的に連続する複数フレームの歪み画像 P' から集め、固定の位置にある水平走査線の間を埋めて元の画像 P を構成するものであるから、関数 $g()$ は、例えば、元の画像 P を教師データとするとともに、その元の画像 P をサブサンプルして得られる、時間的に連続する複数フレームの歪み画像 P' を学習データとして、学習を行うことにより求めることが可能であり、元の画像 P の復元は、このようにして求めた関数 $g()$ によって行うようにすることも可能である。

【0115】次に、図2で説明したように、画像の動きに対応した位置に画素を想定していくことで、その画像の画素数を増加させることは、折り返し歪みの除去の他、例えば、標準解像度または低解像度の画像（以下、適宜、SD（Standard Definition）画像という）を、

高解像度の画像（以下、適宜、HD（High Definition）画像という）に変換したり、また、画像を拡大したりする場合などにも適用することができる。

【0116】そこで、図11は、SD画像のテレビジョン放送信号を、HD画像に変換して表示するテレビジョン受像機の一実施の形態の構成例を示している。なお、図中、図1における場合と対応する部分については、同一の符号を付してある。即ち、図11のテレビジョン受像機は、歪み補正部4またはCRT6に代えて、解像度変換部34またはCRT36がそれぞれ設けられている他は、図1のテレビジョン受像機と基本的に同様に構成されている。

【0117】解像度変換部34は、A/D変換器3からのSD画像を、HD画像に変換し、D/A変換器5に供給するようになされている。CRT36は、HD画像に対応する高解像度のCRTで、解像度変換部34から、D/A変換器5を介して供給されるHD画像を表示するようになされている。

【0118】図12は、図11の解像度変換部34の構成例を示している。なお、図中、図4または図10の歪み補正部4における場合と対応する部分については、同一の符号を付してある。

【0119】即ち、解像度変換部34においては、図10におけるコントローラ14A、解像度創造用メモリ部15A、スイッチ22A、およびメモリ23Aや、コントローラ14B、解像度創造用メモリ部15B、スイッチ22B、およびメモリ23Bに対応する、M個の高解像度オブジェクト生成部41₁乃至41_Mが設けられている。但し、高解像度オブジェクト生成部41₁は（ $m = 1, 2, \dots, M$ ）、図10におけるコントローラ14A、解像度創造用メモリ部15A、スイッチ22A、およびメモリ23Aや、コントローラ14B、解像度創造用メモリ部15B、スイッチ22B、およびメモリ23Bに対応するコントローラ14、解像度創造用メモリ部15、スイッチ22、およびメモリ23の他に、書き込みフラグ記憶部42および画素生成部43を有している。

【0120】書き込みフラグ記憶部42は、解像度創造用メモリ部15が記憶する画素数と同一数の書き込みフラグを記憶するようになされている。ここで、書き込みフラグは、解像度創造用メモリ部15の、対応するアドレスに、SD画像の画素が記憶されているかどうかを表す1ビットのフラグで、例えば、記憶されている場合は1にセットされ、記憶されていない場合は0にリセットされるようになされている。この書き込みフラグは、コントローラ14によって、セット/リセットされるようになされている。なお、解像度創造用メモリ部15の、あるアドレスに、SD画像の画素が記憶されていない場合、そのアドレスにおける記憶値は、初期値になっていることから、書き込みフラグは、解像度創造用メモリ部

15の記憶値が、初期値かどうかを表すフラグであるということもできる。

【0121】画素生成部43は、書き込みフラグ記憶部42を参照して、解像度創造用メモリ部15から読み出された記憶値が、初期値かどうかを判定し、初期値である場合には、その記憶値のアドレスに対応するHD画像の画素を、解像度創造用メモリ部15の、初期値以外の記憶値、即ち、コントローラ14によって、解像度創造用メモリ部15に書き込まれたSD画像の画素を用いて生成するようになされている。

【0122】なお、ここでは、例えば、図13に示すように、SD画像を構成する水平方向または垂直方向の画素数を、それぞれ P_H または P_V とすると、解像度創造用メモリ部15が記憶可能な水平方向、垂直方向の画素数 P_H' 、 P_V' は、 $P_H' \geq 2 P_H$ 、 $P_V' \geq 2 P_V$ となっており、従って、解像度創造用メモリ部15は、水平方向および垂直方向のいずれについても、SD画像を構成する画素数の2倍以上の画素を記憶することができるようになされている。また、アクセス範囲は、図13に示すように、相対アドレスポインタを最も左上の点とする $2 P_H \times 2 P_V$ 画素の範囲とされている。

【0123】さらに、動き検出部12では、水平方向および垂直方向のいずれの方向についても、SD画像の画素より細かい単位で動きが検出されるようになされている。

【0124】ここで、高解像度オブジェクト生成部41₁乃至41_Mは、いずれも同様に構成されるため、以下では、そのうちの、例えば、高解像度オブジェクト生成部41₁についてだけ説明する。

【0125】以上のように構成される解像度変換部34では、A/D変換器3からのSD画像が、その水平方向または垂直方向の解像度（画素数）を、例えば、それぞれ2倍にしたHD画像に変換される。

【0126】即ち、フレームメモリ部11に対しては、A/D変換器3（図11）から、SD画像が供給され、ここでは、A/D変換器3からのSD画像が、上述したようにして、順次記憶されていく。

【0127】そして、動き検出部12において、フレームメモリ部11に記憶されたSD画像の動きベクトルが、水平方向および垂直方向とも、そのSD画像の画素よりも細かい単位で検出され、領域分割部21に供給される。

【0128】領域分割部21は、動き検出部12からの動きベクトルや、隣接する画素の画素値どうしの差分その他を用いて領域分割のための処理を行い、さらにスムージングその他の必要な処理を行うことで、SD画像を、それを構成する幾つかのオブジェクトの領域に領域分割し、その領域分割結果に対応して、スイッチ22を制御する。即ち、例えば、フレームメモリ部11から、所定のオブジェクトの領域を構成する画素（SD画像の

画素（以下、適宜、SD画素という）の画素値が読み出されるタイミングでは、スイッチ22をオンにするとともに、他の高解像度オブジェクト生成部41₂乃至41_nが内蔵するスイッチをすべてオフにし、これにより、所定のオブジェクトの領域を構成するSD画素（画素値）を、メモリ23に供給して記憶させる。

【0129】また、領域分割部21は、メモリ23にSD画素を記憶させたオブジェクトの領域を代表する1つ動きベクトルを、その領域に含まれるブロックの動きベクトルに基づいて求め、コントローラ14に出力する。コントローラ14は、解像度創造用メモリ部15における相対アドレスポインタを、領域分割部21からの動きベクトルにしたがって移動し、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲に、メモリ23に記憶されたSD画素を記憶させる。さらに、コントローラ14は、書き込みフラグ記憶部42に記憶されている書き込みフラグのうち、SD画素を書き込んだ解像度創造用メモリ部15のアドレスに対応するものを、1にセットする。なお、アクセス範囲へのSD画素の書き込みは、ここでは、水平および垂直方向とも、1つおき（2画素ごと）に行われる。

【0130】従って、ここでは、解像度創造用メモリ部15のアクセス範囲内に、垂直方向だけでなく、水平方向にも画素が想定され、これにより、SD画像の水平方向および垂直方向の画素数を、いずれも2倍にしたHD画像が再生（創造）されていく。

【0131】なお、コントローラ14は、シーンチェンジ検出部13からシーンチェンジである旨を受信すると、解像度創造用メモリ部15をリセット（クリア）する他、書き込みフラグ記憶部42もリセットする（書き込みフラグすべてを0にリセットする）ようになされている。

【0132】解像度創造用メモリ部15のアクセス範囲内における記憶値は、すべて、コントローラ14の制御の下、HD画像を構成する画素（以下、適宜、HD画素という）として読み出され、画素生成部43に供給される。画素生成部43は、HD画素として読み出された記憶値が、初期値かどうかを、書き込みフラグ記憶部42を参照することにより判定（検出）し、即ち、HD画素として読み出された値が、メモリ23から書き込まれたSD画素であるかどうかを判定し、その判定結果に基づいて、HD画素を生成する。

【0133】即ち、ここでは、図13に示したように、アクセス範囲は、1画面のSD画像の水平方向または垂直方向の画素数を、それぞれ2倍にした数に対応するアドレス空間を有し、また、アクセス範囲は、動きベクトルにしたがって移動されるから、アクセス範囲が、常時、その全体に、SD画素が書き込まれた状態になっているとは限らない。そこで、画素生成部43は、アクセス範囲内の各アドレスの記憶値が、SD画素であるかど

うかを判定し、SD画素である場合には、そのSD画素を、そのままHD画素として出力し、SD画素でない場合、即ち、シーンチェンジの検出後に書き込まれた初期値である場合には、アクセス範囲に、既書き込まれているSD画素を用いて、HD画素を生成して出力するようになされている。

【0134】以上のようにして、画素生成部43が出力する、所定のオブジェクトを構成するHD画素は、合成部24に供給される。

【0135】合成部24には、他の高解像度オブジェクト生成部41₂乃至41_nが、高解像度オブジェクト生成部41₁と同様にして生成するHD画素で構成される他のオブジェクトも供給されるようになされており、合成部24では、これらのHD画素で構成されるオブジェクトが合成され、これにより、SD画像の水平方向または垂直方向の画素数（解像度）をそれぞれ2倍にしたHD画像が形成される。

【0136】このHD画像は、D/A変換器5（図11）を介して、CRT36に供給されて表示される。

【0137】次に、図14のフローチャートを参照して、図12の高解像度オブジェクト生成部41₁における解像度創造用メモリ部15へのSD画素の書き込み処理について、さらに説明する。

【0138】図14の書き込み処理は、メモリ23に、1フレームにおける、所定のオブジェクトを構成するSD画素が記憶されるごとに行われる。

【0139】即ち、メモリ23に、1フレームの所定のオブジェクトを構成するSD画素が記憶されると、まず最初に、コントローラ14は、ステップS11において、シーンチェンジ検出部13からの出力を参照することにより、シーンチェンジが生じたかどうかを判定する。ステップS11において、シーンチェンジが生じたと判定された場合、ステップS12に進み、解像度創造メモリ部15がリセットされる。即ち、図9のステップS1における場合と同様に、相対アドレスポインタが、例えば、絶対アドレスの原点（0，0）に移動されるとともに、解像度創造用メモリ部15の記憶値がすべて、所定の初期値にクリアされる。

【0140】そして、ステップS13に進み、コントローラ14は、さらに、書き込みフラグ記憶部42に記憶されている書き込みフラグをすべて0にリセット（クリア）し、ステップS14に進む。ステップS14では、相対アドレスポインタを最も左上の頂点とするアクセス範囲内に、メモリ23に記憶されたSD画素が書き込まれる。

【0141】なお、ここでは、アクセス範囲へのSD画素の書き込みは、水平方向および垂直方向のいずれについても、相対アドレスポインタが指すアドレスから1つおきに行われていき、これにより、SD画像における1／2画素分単位の水平方向および垂直方向の動きに対応

した位置に画素が想定される。

【0142】メモリ23に記憶されたオブジェクトのSD画素の、解像度創造用メモリ部15への書き込みが終了すると、ステップS14からS15に進み、コントローラ15は、書き込みフラグ記憶部42に記憶されている書き込みフラグのうち、SD画素が書き込まれた解像度創造用メモリ部15のアドレスに対応する書き込みフラグを、1にセットし、書き込み処理を終了する。

【0143】一方、ステップS11において、シーンチェンジが生じていないと判定された場合、ステップS16に進み、コントローラ14は、領域分割部21が出力する動きベクトルに対応して、相対アドレスポインタを移動し、ステップS14に進む。ステップS14では、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲内に、メモリ23に記憶されたSD画素が、上述したように書き込まれ、ステップS15に進み、SD画素が書き込まれた解像度創造用メモリ部15のアドレスに対応する書き込みフラグが1にセットされて、書き込み処理を終了する。

【0144】以上のような書き込み処理が行われていくことにより、解像度創造用メモリ部15には、SD画像の水平方向または垂直方向それぞれの解像度を2倍にしたHD画像が形成されていく。

【0145】即ち、例えば、いま、あるSD画像を構成する三角形のオブジェクトが、図15(A)乃至図15(D)に示すように移動しており、第Nフレームでは、SD画素a乃至eで(図15(A))、第N+1フレームでは、SD画素f、gで(図15(B))、第N+2フレームでは、SD画素h乃至kで(図15(C))、第N+3フレームでは、SD画素l、mで、それぞれ、オブジェクトが構成されるとする。

【0146】この場合、第NフレームにおけるSD画素a乃至eは、図15(E)に示すように、相対アドレスポインタを最も左上の頂点とするアクセス範囲内における水平および垂直方向とも1つおきのアドレスに書き込まれる。ここで、図15(E)においては(図15(F)乃至図15(H)においても同様)、SD画素が書き込まれたアドレスを、斜線を付して示してある。

【0147】さらに、第N+1フレームにおけるSD画素f、gの書き込み時には、相対アドレスポインタが、オブジェクトの動きに対応して移動され、画素f、gは、図15(F)に示すように、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲内における水平および垂直方向とも1つおきのアドレスに書き込まれる。また、第N+2フレームにおけるSD画素h乃至gの書き込み時には、相対アドレスポインタが、オブジェクトの動きに対応して移動され、SD画素h乃至gは、図15(G)に示すように、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲内における水平および垂直方向とも1つお

きのアドレスに書き込まれる。そして、第N+3フレームにおけるSD画素l、mの書き込み時においても、相対アドレスポインタが、オブジェクトの動きに対応して移動され、SD画素l、mは、図15(H)に示すように、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲内における水平および垂直方向とも1つおきのアドレスに書き込まれる。

【0148】以上のように、SD画像の動きを、SD画素単位よりも細かい単位で検出し、その動きにしたがって、相対アドレスポインタを移動して、SD画素を、その移動後の相対アドレスポインタを最も左上の頂点とするアクセス範囲内における水平および垂直方向とも1つおきのアドレスに書き込んでいくことで、水平および垂直方向とも、SD画像の2倍の画素数となったHD画像を形成することができる。

【0149】次に、図16のフローチャートを参照して、図12の高解像度オブジェクト生成部41における解像度創造用メモリ部15からのHD画素の読み出し処理について、さらに説明する。

【0150】図16の読み出し処理は、図14の書き込み処理が終了するごとに行われる。

【0151】即ち、あるフレームについての、解像度創造用メモリ部15へのSD画素の書き込みが終了すると、コントローラ21は、ステップS21において、解像度創造用メモリ部15のアクセス範囲内の記憶値を読み出し、画素生成部43に供給する。

【0152】画素生成部43は、アクセス範囲内の、所定のアドレスの記憶値を受信すると、ステップS22において、書き込みフラグ記憶部42を参照することで、そのアドレスに対応する書き込みフラグがセットされているかどうかを判定する。ステップS22において、所定のアドレスに対応する書き込みフラグがセットされていないと判定された場合、即ち、そのアドレスに、まだSD画素が記憶されておらず(前回のシーンチェンジが検出されてから、まだSD画素が書き込まれておらず)、従って、そのアドレスが、図14のステップS12においてリセットされたままの状態であり(以下、適宜、このようなアドレスを、未記憶アドレスという)、そこに初期値が記憶されている場合、ステップS23に進み、その未記憶アドレスに対応するHD画素を生成する生成処理が行われ、ステップS24に進む。この場合、ステップS24では、ステップS23で生成されたHD画素が、合成部24に出力される。

【0153】即ち、上述したように、アクセス範囲が、常時、その全体に、SD画素が書き込まれた状態になっているとは限らないため、画素生成部43では、SD画素が書き込まれていないアドレス(未記憶アドレス)については、SD画素が、既に書き込まれているアドレス(以下、適宜、既記憶アドレスという)に記憶されている、そのSD画素を用いて、未記憶アドレスに対応する

HD画素が生成される。

【0154】一方、ステップS22において、所定のアドレスに対応する書き込みフラグがセットされていると判定された場合、即ち、そのアドレスに、SD画素が記憶されている場合（前回のシーンチェンジが検出されてから、SD画素の書き込みがあった場合）、ステップS23をスキップして、ステップS24に進み、その記憶されているSD画素が、HD画素として、そのまま、合成部24に出力される。

【0155】ステップS24の処理後は、ステップS25に進み、アクセス範囲内における記憶値がすべて読み出されたかどうか判定される。ステップS25において、アクセス範囲内における記憶値（但し、ここでは、オブジェクトに対応する記憶値）が、まだ、すべて読み出されていないと判定された場合、ステップS21に戻り、まだ読み出されていない記憶値を対象に、同様の処理が繰り返される。一方、ステップS25において、アクセス範囲内における記憶値が、すべて読み出されたと判定された場合、読み出し処理を終了する。

【0156】次に、図17のフローチャートを参照して、図16におけるステップS23のHD画素の生成処理について説明する。なお、この生成処理は、上述したように、画素生成部43において行われる。

【0157】画素生成部43は、まず最初に、ステップS31において、既記憶アドレスに記憶されている画素のうち、未記憶アドレスに対応する画素の周辺にあるもの（以下、適宜、既記憶周辺画素という）を検出する。なお、この検出は、書き込みフラグ記憶部42を参照することで行われる。

【0158】そして、ステップS32に進み、画素生成部43は、解像度創造用メモリ部15から、ステップS

$$E[y] = w_1 x_1 + w_2 x_2 + \dots$$

【0165】そこで、一般化するために、予測係数wの集合でなる行列W、学習データの集合でなる行列X、および予測値E[y]の集合でなる行列Y'を、

【数1】

$$X = \begin{bmatrix} x_{11} & x_{12} & \dots & x_{1n} \\ x_{21} & x_{22} & \dots & x_{2n} \\ \dots & \dots & \dots & \dots \\ x_{m1} & x_{m2} & \dots & x_{mn} \end{bmatrix}$$

$$W = \begin{bmatrix} w_1 \\ w_2 \\ \dots \\ w_n \end{bmatrix}, Y' = \begin{bmatrix} E[y_1] \\ E[y_2] \\ \dots \\ E[y_n] \end{bmatrix}$$

$$XW = Y'$$

【0167】そして、この観測方程式に最小自乗法を適用して、HD画素の画素値yに近い予測値E[y]を求めることを考える。この場合、教師データとなるHD画

31で検出した既記憶周辺画素を読み出し、ステップS33に進む。ステップS33では、画素生成部43は、ステップS32で読み出した既記憶周辺画素を用いて、未記憶アドレスに対応する画素を生成し、リターンする。

【0159】ここで、既記憶周辺画素を用いての、未記憶アドレスに対応する画素の生成方法としては、例えば、線形補間などがある。

【0160】ところで、線形補間などの単純な補間では、未記憶アドレスに対応する画素として、既記憶周辺画素に含まれていない高周波成分を含むものは生成することができない。

【0161】そこで、本件出願人は、SD画像を、そこに含まれていない高周波成分をも含むHD画像に変換する画像変換装置を先に提案しているが、未記憶アドレスに対応する画素の生成には、この画像変換装置を適用することができる。

【0162】この画像変換装置においては、SD画像と、所定の予測係数との線形結合により、HD画像の画素の予測値を求める適応処理を行うことで、SD画像には含まれていない高周波成分が復元されるようになされている。

【0163】即ち、例えば、いま、HD画像を構成するHD画素の画素値yの予測値E[y]を、幾つかのSD画素の画素値（以下、適宜、学習データという）x₁, x₂, ...と、所定の予測係数w₁, w₂, ...の線形結合により規定される線形1次結合モデルにより求めることを考える。この場合、予測値E[y]は、次式で表すことができる。

【0164】

$$\dots (1)$$

で定義すると、次のような観測方程式が成立する。

【0166】

$$\dots (2)$$

素の真の画素値yの集合でなる行列Y、およびHD画素の画素値yに対する予測値E[y]の残差eの集合でなる行列Eを、

【数 2】

$$E = \begin{bmatrix} e_1 \\ e_2 \\ \dots \\ e_m \end{bmatrix}, Y = \begin{bmatrix} y_1 \\ y_2 \\ \dots \\ y_n \end{bmatrix}$$

$$XW = Y + E$$

【0169】この場合、HD画素の画素値 y に近い予測値 $E[y]$ を求めるための予測係数 w_i は、自乗誤差

【数 3】

$$\sum_{i=1}^m e_i^2$$

を最小にすることで求めることができる。

$$e_1 \frac{\partial e_1}{\partial w_i} + e_2 \frac{\partial e_2}{\partial w_i} + \dots + e_m \frac{\partial e_m}{\partial w_i} = 0 \quad (i=1, 2, \dots, n)$$

・・・ (4)

【0172】そこで、まず、式 (3) を、予測係数 w_i で微分することにより、次式が成立する。

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_n} = x_{in}, \quad (i=1, 2, \dots, m)$$

・・・ (5)

【0174】式 (4) および (5) より、式 (6) が得られる。

【0175】

【数 6】

$$\sum_{i=1}^m e_i x_{i1} = 0, \quad \sum_{i=1}^m e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^m e_i x_{in} = 0$$

$$\left\{ \begin{array}{l} \left(\sum_{i=1}^m x_{i1} x_{i1} \right) w_1 + \left(\sum_{i=1}^m x_{i1} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^m x_{i1} x_{in} \right) w_n = \left(\sum_{i=1}^m x_{i1} y_i \right) \\ \left(\sum_{i=1}^m x_{i2} x_{i1} \right) w_1 + \left(\sum_{i=1}^m x_{i2} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^m x_{i2} x_{in} \right) w_n = \left(\sum_{i=1}^m x_{i2} y_i \right) \\ \dots \\ \left(\sum_{i=1}^m x_{in} x_{i1} \right) w_1 + \left(\sum_{i=1}^m x_{in} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^m x_{in} x_{in} \right) w_n = \left(\sum_{i=1}^m x_{in} y_i \right) \end{array} \right.$$

・・・ (7)

【0178】式 (7) の正規方程式は、求めるべき予測係数 w の数と同じ数だけたてることができ、従って、式 (7) を解くことで (但し、式 (7) を解くには、式 (7) において、予測係数 w にかかる係数で構成される行列が正則である必要がある)、最適な予測係数 w を求めることができる。なお、式 (7) を解くにあたっては、例えば、掃き出し法 (Gauss-Jordan の消去法) などを用いることが可能である。

【0179】以上のようにして、最適な予測係数 w を求めておき、さらに、その予測係数 w を用い、式 (1) により、HD画素の画素値 y に近い予測値 $E[y]$ を求め

て定義すると、式 (2) から、次のような残差方程式が成立する。

【0168】

・・・ (3)

【0170】従って、上述の自乗誤差を予測係数 w_i で微分したものが 0 になる場合、即ち、次式を満たす予測係数 w_i が、HD画素の画素値 y に近い予測値 $E[y]$ を求めるため最適値ということになる。

【0171】

【数 4】

【0173】

【数 5】

・・・ (6)

【0176】さらに、式 (3) の残差方程式における学習データ x 、予測係数 w 、教師データ y 、および残差 e の関係を考慮すると、式 (6) から、次のような正規方程式を得ることができる。

【0177】

【数 7】

るのが適応処理である。

【0180】なお、適応処理は、SD画像には含まれていない、HD画像に含まれる成分が再現される点で、補間処理とは異なる。即ち、適応処理では、式 (1) だけを見る限りは、いわゆる補間フィルタを用いての補間処理と同一であるが、その補間フィルタのタップ係数に相当する予測係数 w が、教師データ y を用いての、いわば学習により求められるため、HD画像に含まれる成分を再現することができる。即ち、容易に、高解像度の画像を得ることができる。このことから、適応処理は、いわば画像の創造作用がある処理ということができる。

【0181】図 18 は、以上のような適応処理により、

S D画像をH D画像に変換する画像変換装置の構成例を示している。

【0182】S D画像は、クラス分類部201および適応処理部204に供給されるようになされている。クラス分類部201は、クラスタップ生成回路202およびクラス分類回路203で構成され、そこでは、適応処理により予測値を求めようとするH D画素（以下、適宜、注目画素という）が、その注目画素に対応するS D画像の画素の性質に基づいて、所定のクラスにクラス分類される。

【0183】即ち、クラスタップ生成回路202では、注目画素に対応するS D画素として、例えば、注目画素に対して所定の位置関係にある複数のS D画素（以下、適宜、クラスタップという）が、クラス分類部201に供給されるS D画像から抽出され、クラス分類回路203に供給される。クラス分類回路203では、クラスタップ生成回路202からのクラスタップを構成するS D画素の画素値のパターン（画素値の分布）が検出され、そのパターンにあらかじめ割り当てられた値が、注目画素のクラスとして、適応処理部203に供給される。

【0184】具体的には、例えば、いま、H D画像が、図19において、×印で示す画素（H D画素）で構成され、S D画像が、同図において、○印で示す画素（S D画素）で構成されたとする。即ち、S D画像が、H D画像の横または縦の画素数をそれぞれ1/2にして構成されたとする。ここで、図19においては、左から $i+1$ 番目で、上から $j+1$ 番目のS D画素（図中、○印で示す部分）を $X_{i,j}$ と表し、同様に、左から $i'+1$ 番目で、上から $j'+1$ 番目のH D画素（図中、×印で示す部分）を $Y_{i',j'}$ と表す。この場合、S D画素 $X_{i,j}$ の位置と、H D画素 $Y_{2i,2j}$ の位置とは一致する。

【0185】いま、あるS D画素としての、例えば $X_{2,2}$ の位置と一致するH D画素 $Y_{4,4}$ を注目画素とすると、クラスタップ生成回路202では、そのH D画素 $Y_{4,4}$ に対応するS D画素として、例えば、H D画素 $Y_{4,4}$ との相関が高いと予想されるH D画素 $Y_{4,4}$ の位置と一致するS D画素 $X_{2,2}$ を中心とする 3×3 （横×縦）のS D画素 $X_{1,1}, X_{2,1}, X_{3,1}, X_{1,2}, X_{2,2}, X_{3,2}, X_{1,3}, X_{2,3}, X_{3,3}$ （図19において点線で囲んである範囲のS D画素）が抽出され、それが、注目画素（H D画素） $Y_{4,4}$ のクラスタップとされる。

【0186】また、ここでは、例えば、 $X_{2,2}$ の位置と一致するH D画素 $Y_{4,4}$ の右隣のH D画素 $Y_{5,4}$ が注目画素とされた場合、 $X_{2,2}$ の位置と一致するH D画素 $Y_{4,4}$ の下に隣接するH D画素 $Y_{4,5}$ が注目画素とされた場合、および $X_{2,2}$ の位置と一致するH D画素 $Y_{4,4}$ の右斜め下に隣接するH D画素 $Y_{5,5}$ が注目画素とされた場合においても、クラスタップ生成回路202では、H D画素 $Y_{4,4}$ が注目画素とされた場合に形成されるクラス

素 $Y_{4,4}, Y_{5,4}, Y_{4,5}, Y_{5,5}$ がそれぞれ注目画素とされた場合に形成するクラスタップは、異なるものとすることも可能である。

【0187】そして、クラス分類回路203では、クラスタップ生成回路202で構成されたクラスタップとしての9個のS D画素（画素値）のパターンが検出され、そのパターンに対応する値が、注目画素のクラスとして出力される。

【0188】このクラスは、適応処理部204における係数ROM（Read Only Memory）207のアドレス端子（A D）に供給される。

【0189】ここで、画像を構成する画素には、一般的に、8ビットなどが割り当てられる。いま、S D画素に8ビットが割り当てられているとすると、例えば、図19に示した 3×3 画素の正方形のクラスタップだけを考えても、画素値のパターン数は、 $(2^8)^9$ 通りという莫大な数となり、その後の処理の迅速化が困難となる。

【0190】そこで、クラス分類を行う前の前処理として、クラスタップには、それを構成するS D画素のビット数を低減するための処理である、例えばA D R C（Adaptive Dynamic Range Coding）処理などが施される。

【0191】即ち、A D R C処理では、まず、処理ブロックを構成する9個のS D画素から、その画素値の最大のもの（以下、適宜、最大画素という）と最小のもの（以下、適宜、最小画素という）とが検出される。そして、最大画素の画素値MAXと最小画素の画素値MINとの差分DR（ $=MAX-MIN$ ）が演算され、このDRを処理ブロックの局所的なダイナミックレンジとし、このダイナミックレンジDRに基づいて、処理ブロックを構成する各画素値が、元の割り当ビット数より少ないKビットに再量子化される。つまり、処理ブロックを構成する各画素値から最小画素の画素値MINが減算され、各減算値が、 $DR/2^K$ で除算される。

【0192】その結果、処理ブロックを構成する各画素値はKビットで表現されるようになる。従って、例えば $K=1$ とした場合、9個のS D画素の画素値のパターン数は、 $(2^1)^9$ 通りになり、A D R C処理を行わない場合に比較して、パターン数を非常に少ないものとすることができる。

【0193】一方、適応処理部204は、予測タップ生成回路205、予測演算回路206、および係数ROM 207で構成され、そこでは、適応処理が行われる。

【0194】即ち、予測タップ生成回路205では、適応処理部204に供給されるS D画像から、予測演算回路206において注目画素の予測値を求めるのに用いる、その注目画素に対して所定の位置関係にある複数のS D画素が抽出され、これが予測タップとして、予測演算回路206に供給される。

【0195】具体的には、例えば、H D画素 $Y_{4,4}$ が注目画素とされ、図19で説明したようなクラスタップが

構成される場合、予測タップ生成回路 2 0 5 では、例えば、HD 画素 $Y_{4.4}$ との相関が高いと予想される SD 画素として、同図に実線で囲んで示す範囲の、注目画素 $Y_{4.4}$ の位置に一致する SD 画素 $X_{2.2}$ を中心とする 5×5 の SD 画素が抽出され、これが、注目画素 (HD 画素) $Y_{4.4}$ の予測タップとされる。

【0 1 9 6】なお、ここでは、HD 画素 $Y_{5.4}$, $Y_{4.5}$, $Y_{5.5}$ が注目画素とされた場合においても、HD 画素 $Y_{4.4}$ が注目画素とされた場合に形成される予測タップと同一の予測タップが形成される。但し、HD 画素 $Y_{4.4}$, $Y_{5.4}$, $Y_{4.5}$, $Y_{5.5}$ がそれぞれ注目画素とされた場合に形成する予測タップは、異なるものとするのも可能である。

【0 1 9 7】そして、予測演算回路 2 0 6 には、予測タップ生成回路 2 0 5 から予測タップが供給される他、係数 ROM 2 0 7 から予測係数も供給される。

【0 1 9 8】即ち、係数 ROM 2 0 7 は、あらかじめ学習が行われることにより求められた予測係数を、クラスごとに記憶しており、クラス分類回路 2 0 3 からクラスが供給されると、そのクラスに対応するアドレスに記憶されている予測係数を読み出し、予測演算回路 2 0 6 に供給する。

【0 1 9 9】これにより、予測演算回路 2 0 6 には、注目画素に対応する予測タップと、その注目画素のクラスについての予測係数とが供給される。そして、予測演算回路 2 0 6 では、係数 ROM 2 0 7 からの予測係数 w_1, w_2, \dots と、予測タップ生成回路 2 0 5 からの予測タップ (を構成する SD 画素) x_1, x_2, \dots とを用いて、式 (1) に示した演算が行われることにより、注目画素 (HD 画素) y の予測値 $E[y]$ が求められ、これが、HD 画素の画素値として出力される。

【0 2 0 0】以上の処理が、すべての HD 画素を注目画素として行われ、これにより、SD 画像が HD 画像に変換される。

【0 2 0 1】次に、図 2 0 は、図 1 8 の係数 ROM 2 0 7 に記憶させる予測係数を算出する学習処理を行う学習装置の構成例を示している。

【0 2 0 2】学習における教師データ y となるべき HD 画像 (学習用の HD 画像) が、間引き回路 2 1 1 および教師データ抽出回路 1 4 6 に供給されるようになされており、間引き回路 2 1 1 では、HD 画像が、例えば、その画素数が間引かれることにより少なくされ、これにより SD 画像とされる。即ち、間引き回路 2 1 1 では、HD 画像の横または縦の画素数がそれぞれ $1/2$ にされ、これにより、SD 画像が形成される。この SD 画像は、クラス分類部 2 1 2 および予測タップ生成回路 1 4 5 に供給される。

【0 2 0 3】クラス分類部 2 1 2 または予測タップ生成回路 1 4 5 では、図 1 8 のクラス分類部 2 0 1 または予測タップ生成回路 2 0 5 における場合と同様の処理が行

われ、これにより注目画素のクラスまたは予測タップがそれぞれ出力される。クラス分類部 2 1 2 が出力するクラスは、予測タップメモリ 1 4 7 および教師データメモリ 1 4 8 のアドレス端子 (AD) に供給され、予測タップ生成回路 1 4 5 が出力する予測タップは、予測タップメモリ 1 4 7 に供給される。

【0 2 0 4】予測タップメモリ 1 4 7 では、クラス分類部 2 1 2 から供給されるクラスに対応するアドレスに、予測タップ生成回路 1 4 5 から供給される予測タップが記憶される。

【0 2 0 5】一方、教師データ抽出回路 1 4 6 では、クラス分類部 2 1 2 および予測タップ生成回路 1 4 5 において注目画素とされる HD 画素が、そこに供給される HD 画像から抽出され、教師データとして、教師データメモリ 1 4 8 に供給される。

【0 2 0 6】そして、教師データメモリ 1 4 8 では、クラス分類部 2 1 2 から供給されるクラスに対応するアドレスに、教師データ抽出回路 1 4 6 から供給される教師データが記憶される。

【0 2 0 7】以上の処理が、あらかじめ学習用に用意されたすべての HD 画像 (学習用の HD 画像) を構成するすべての HD 画素を、順次、注目画素として行われる。

【0 2 0 8】その結果、教師データメモリ 1 4 8 または予測タップメモリ 1 4 7 の同一のアドレスには、そのアドレスに対応するクラスの HD 画素、またはその HD 画素について図 1 9 において説明した予測タップを構成する位置にある SD 画素が、教師データ y または学習データ x として、それぞれ記憶される。

【0 2 0 9】なお、予測タップメモリ 1 4 7 と教師データメモリ 1 4 8 においては、同一アドレスに複数の情報を記憶することができるようになされており、これにより、同一アドレスには、同一のクラスに分類される複数の学習データ x と教師データ y を記憶することができるようになされている。

【0 2 1 0】その後、演算回路 1 4 9 は、予測タップメモリ 1 4 7 または教師データメモリ 1 4 8 から、同一アドレスに記憶されている学習データとしての予測タップまたは教師データとしての HD 画素を読み出し、それらを用いて、例えば、最小自乗法によって、予測値と教師データとの間の誤差を最小にする予測係数を算出する。即ち、演算回路 1 4 9 では、クラスごとに、式 (7) に示した正規方程式がたてられ、これを解くことにより予測係数が求められる。

【0 2 1 1】以上のようにして、演算回路 1 4 9 で求められたクラスごとの予測係数が、図 1 8 の係数 ROM 2 0 7 における、そのクラスに対応するアドレスに記憶されている。

【0 2 1 2】なお、上述の場合では、HD 画素 $Y_{4.4}$, $Y_{5.4}$, $Y_{4.5}$, $Y_{5.5}$ がそれぞれ注目画素とされた場合に形成するクラスタップ、予測タップをそれぞれ同一の

ものとしたため、予測係数は、HD画素 $Y_{4,4}$ 、 $Y_{5,4}$ 、 $Y_{4,5}$ 、 $Y_{5,5}$ それぞれについて、それぞれ教師データとして、個別に、正規方程式をたてて求める必要がある。

【0213】適応処理によれば、元のSD画像には含まれていない高周波成分を含んだHD画像を得ることができ、また、注目画素について、クラス分類処理を行い、その結果得られるクラスに対応した予測係数を用いて適応処理を行うことで、注目画素に適した適応処理を施すことができる。

【0214】なお、上述したクラス分類処理および適応処理（以下、適宜、クラス分類適応処理という）によって、未記憶アドレスに対応するHD画素を、既記憶周辺画素から生成する場合においては、図19に示したクラスタップや予測タップを形成するための既記憶周辺画素が存在しないことがあり、この場合、図19に示したような、クラスタップや予測タップを形成することができない。従って、未記憶アドレスに対応する画素を、クラス分類適応処理によって生成するには、存在する既記憶周辺画素を用いて、適応的に、クラスタップや予測タップを形成する必要があり、そのために、学習時には、種々の形状のクラスタップや予測タップを形成して、予測係数を求めておく必要がある。

【0215】次に、上述の場合においては、図13に示したように、解像度創造用メモリ部15を、水平方向および垂直方向のいずれについても、SD画像を構成する画素数の2倍以上の画素を記憶することができるように構成するとともに、アクセス範囲を、相対アドレスポイントを最も左上の点とする $2P_H \times 2P_V$ 画素の範囲、即ち、HD画像の1画面と同一の範囲としたため、SD画像の動きベクトルのx成分およびy成分が、 $1/2$ の奇数倍になっていれば、その動きベクトルを2倍したベクトルにしたがって、相対アドレスポイントを移動することにより、水平方向のSD画素どうしの中点や、垂直方向のSD画素どうしの間の中点に画素が想定され、従って、解像度の良いHD画像を得ることができる。

【0216】しかしながら、SD画像の動きベクトルのx成分およびy成分が、常時、 $1/2$ の奇数倍になるとは限らない。また、SD画像の動きベクトルのx成分およびy成分が、 $1/2$ の奇数倍になっていない場合に、その動きベクトルを2倍したもののxおよびy成分を、例えば、図9で説明したように四捨五入したベクトルにしたがって、相対アドレスポイントを移動することとすると、本来、水平方向のSD画素どうしの中点や、垂直方向のSD画素どうしの間の中点からずれた位置に想定されるべき画素が、そのような中点に想定されることになり、得られるHD画像の解像度が劣化することになる。なお、このことは、SD画像の動きベクトルのx成分やy成分が、 $1/2$ の奇数倍になっていない場合の他、 $1/2$ の偶数倍になっていない場合も同様である。

【0217】そこで、SD画像の動きベクトルのx、y

成分が、 $1/2$ の整数倍から、大きくはずれている場合には、そのSD画像を構成するSD画素を、解像度創造用メモリ部15に書き込まないようにすることができ、この場合、本来、水平方向のSD画素どうしの中点や、垂直方向のSD画素どうしの間の中点から大きくずれた位置に想定されるべき画素が、そのような中点に想定されることに起因する、HD画像の解像度の劣化を防止（低減）することができる。

【0218】ところで、SD画像の動きベクトルのx、y成分が、 $1/2$ の整数倍から、大きくはずれている場合に、そのSD画像を構成するSD画素を、解像度創造用メモリ部15に書き込まないようにしたときには、書き込むようにしたときと比較して、解像度創造用メモリ部15に書き込まれるSD画素の数が少なくなり、画素生成部43において生成するHD画素の数が多くなる。そして、画素生成部43では、解像度創造用メモリ部15に、既に記憶されたSD画素を用いて、HD画素が生成されるから、解像度創造用メモリ部15に書き込まれるSD画素の数が少なくなると、画素生成部43において生成されるHD画素の精度が悪化することになる。

【0219】そこで、例えば、図21に示すように、解像度創造用メモリ部15を、水平方向および垂直方向のいずれについても、SD画像を構成する画素数の4倍以上の画素を記憶することができるように構成し、また、アクセス範囲も、相対アドレスポイントを最も左上の点とする $4P_H \times 4P_V$ 画素の範囲、即ち、ここでは、水平方向および垂直方向のいずれについても、HD画像を構成する画素数の2倍の範囲とするようにする。

【0220】そして、SD画像の動きベクトルを4倍したもののxおよびy成分を、例えば、図9で説明したように四捨五入したベクトルにしたがって、相対アドレスポイントを移動して、アクセス範囲に、SD画素を、水平および垂直方向のアドレスとも3つおきに書き込むこととする。但し、この場合でも、SD画像の動きベクトルのx、y成分が、 $1/4$ の整数倍から、大きくはずれているときには、そのSD画像を構成するSD画素を、解像度創造用メモリ部15に書き込まないようにする。

【0221】以上のようにアクセス範囲を拡大することで、解像度創造用メモリ部15に書き込まれるSD画素の数を増加させることができる。

【0222】ここで、例えば、図22に示すように、第N-4フレームから第Nフレームにかけて移動するオブジェクトを構成するSD画素を、 $4P_H \times 4P_V$ 画素の範囲とされたアクセス範囲に、上述したように書き込んだ状態を、図23に示す。

【0223】ところで、以上のように、アクセス範囲を、 $4P_H \times 4P_V$ 画素の範囲とした場合において、 $2P_H \times 2P_V$ 画素で構成されるHD画像を得るには、図23に示した、水平方向と垂直方向との点線の交点上のSD画素だけを、アクセス範囲から読み出せば良い。即ち、

アクセス範囲内における記憶値を、水平および垂直方向とも1つおきに読み出せば良い。

【0224】しかしながら、この場合でも、図23に示した、水平方向と垂直方向との点線の交点上に、SD画素が書き込まれていないことがある。この場合、対応するHD画素は、上述したように、既記憶周辺画素を用いて生成することとなるが、その生成時においては、図23を拡大した図24に示すように、水平方向と垂直方向との点線の交点上にある既記憶周辺画素の他、そのような交点上にない既記憶周辺画素も用いることができる。このように、交点上にない既記憶周辺画素も用いて、HD画素を生成する場合には、より解像度の高いHD画像を得ることが可能となる。

【0225】ここで、この場合、HD画素の生成は、上述した線形補間や、クラス分類処理および適応処理による他、例えば、そのHD画素に最も近い位置にある既記憶周辺画素への置き換えなどによって行うことも可能である。

【0226】なお、アクセス範囲内のアドレスのうち、既に、SD画素が記憶されているアドレスに、新たにSD画素が供給された場合には、その新たなSD画素を上書きしても良いし、既に記憶されているSD画素の動きベクトルと、新たなSD画素の動きベクトルとを比較し、動きベクトルのx、y成分が、1/4の整数倍に最も近い方を、優先的に記憶させるようにしても良い。但し、動きベクトルのx、y成分が、1/4の整数倍に最も近い方を、優先的に記憶させるようにする場合には、解像度創造用メモリ部15に既に記憶されているSD画素の動きベクトルを記憶するためのメモリなどが必要となる。

【0227】次に、SD画像が、複数(M個以下)の異なる動きのオブジェクトから構成される場合には、解像度変換部34は、図12に示したように構成する必要があるが、SD画像が、例えば、ビデオカメラをパンやチルトすることにより、風景などを撮影することにより得られた、全画面が同一の動きをするものである場合には、解像度変換部34は、例えば、図25に示すように構成することができる。

【0228】即ち、図25は、図11の解像度変換部34の他の構成例を示している。なお、図中、図12における場合と対応する部分については、同一の符号を付してある。即ち、図25の解像度変換部34は、領域分割部21および合成部24が設けられておらず、M個の高解像度オブジェクト生成部41₁乃至41_Mに替えて、1の高解像度オブジェクト生成部41が設けられ、さらに、高解像度オブジェクト生成部41には、スイッチ22およびメモリ23が設けられていない他は、図12における場合と同様に構成されている。

【0229】以上のように構成される解像度変換部34では、図12における場合と同様に、フレームメモリ部

11に対して、A/D変換器3(図11)から、SD画像が供給され、そこでは、A/D変換器3からのSD画像が、順次記憶されていく。

【0230】そして、動き検出部12において、フレームメモリ部11に記憶されたSD画像の動きベクトルが、水平方向および垂直方向とも、そのSD画像の画素よりも細かい単位で検出され、コントローラ14に供給される。なお、上述したように、ここでは、SD画像として、全画面が同一の動きをするものが入力されるので、全画面(1フレーム)について、1つの動きベクトルが検出されるようになされている。

【0231】コントローラ14は、解像度創造用メモリ部15における相対アドレスポイントを、動き検出部12からの動きベクトルにしたがって移動し、その移動後の相対アドレスポイントを最も左上の頂点とするアクセス範囲に、フレームメモリ部11の現フレームメモリ11Aに記憶された1フレーム分のSD画素を記憶させる。さらに、コントローラ14は、書き込みフラグ記憶部42に記憶されている書き込みフラグのうち、SD画素を書き込んだ解像度創造用メモリ部15のアドレスに対応するものを、1にセットする。なお、アクセス範囲(従って、解像度創造用メモリ部15も)としては、例えば、図13で説明した範囲が設定されており、従って、アクセス範囲へのSD画素の書き込みは、ここでは、水平および垂直方向とも、1つおきに行われる。

【0232】以上のようにして、解像度創造用メモリ部15のアクセス範囲内には、垂直方向だけでなく、水平方向にも画素が想定され、SD画像の水平方向および垂直方向の画素数を、いずれも2倍にしたHD画像が再生(創造)されていく。

【0233】なお、シーンチェンジ検出部13は、上述したようにして、SD画像のシーンチェンジを検出しており、コントローラ14は、シーンチェンジ検出部13からシーンチェンジである旨を受信すると、解像度創造用メモリ部15をリセットするとともに、書き込みフラグ記憶部42もリセットするようになされている。

【0234】解像度創造用メモリ部15のアクセス範囲内における記憶値は、コントローラ14の制御の下、HD画像を構成するHD画素として読み出され、画素生成部43に供給される。画素生成部43は、HD画素として読み出された記憶値が、初期値かどうかを、書き込みフラグ記憶部42を参照することにより判定し、即ち、HD画素として読み出された値が、フレームメモリ11から書き込まれたSD画素であるかどうかを判定し、その判定結果に基づいて、HD画素を生成する。

【0235】即ち、ここでは、上述の図13に示したように、アクセス範囲は、1画面のSD画像の水平方向または垂直方向の画素数を、それぞれ2倍にした数に対応するアドレス空間を有し、また、アクセス範囲は、動きベクトルにしたがって移動されるから、アクセス範囲

が、常時、その全体に、SD画素が書き込まれた状態になっているとは限らない。そこで、画素生成部43は、アクセス範囲内の各アドレスの記憶値が、SD画素であるかどうかを判定し、SD画素である場合には、そのSD画素を、そのままHD画素として出力し、SD画素でない場合、即ち、シーンチェンジの検出後に書き込まれた初期値である場合には、アクセス範囲に、既にかき込まれているSD画素を用いて、HD画素を生成して出力する。なお、既に書き込まれているSD画素からのHD画素の生成は、例えば、上述したような単純な補間によって行っても良いし、クラス分類適応処理によって行っても良い。

【0236】以上のようにして、画素生成部43が出力するHD画素で構成される1フレームのHD画像、即ち、ここでは、SD画像の水平方向または垂直方向の画素数（解像度）をそれぞれ2倍にしたHD画像は、D/A変換器5（図11）を介して、CRT36に供給されて表示される。

【0237】なお、図25の実施の形態においても、例えば、図21に示したように、解像度創造用メモリ部15を、水平方向および垂直方向のいずれについても、SD画像を構成する画素数の4倍以上の画素を記憶することができるよう構成するとともに、アクセス範囲も、相対アドレスポインタを最も左上の点とする4P_H×4P_V画素の範囲、即ち、水平方向および垂直方向のいずれについても、HD画像を構成する画素数の2倍の範囲とすることが可能であり、この場合、より解像度の高いHD画像を得ることが可能となる。

【0238】以上、本発明を、折り返し歪みを有する画像からの、その折り返し歪みの除去（低減）、およびSD画像のHD画像への変換に適用した場合について説明したが、本発明は、その他、例えば、画像を拡大する場合や、インターレース走査された画像を、プログレッシブな画像（ノンインターレース走査される画像）に変換する場合などにも適用可能である。

【0239】なお、本実施の形態では、フレーム単位の画像を処理するようにしたが、フィールド単位で処理を行うことも可能である。

【0240】また、本実施の形態では、画像をCRTに表示するようにしたが、本発明は、画像を液晶ディスプレイなどに表示する場合などにも適用可能である。

【0241】さらに、本実施の形態では、テレビジョン受像機において、アナログのテレビジョン放送を受信するようにしたが、本発明は、デジタル放送を受信する場合にも適用可能である。

【0242】

【発明の効果】以上の如く、本発明の画像処理装置および画像処理方法によれば、第1の画像の動きに対応した位置に画素を想定することにより、第2の画像が生成される。従って、例えば、第1の画像が折り返し歪みを有

する場合に、その折り返し歪みを除去または低減した第2の画像を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明を適用したテレビジョン受像機の一実施の形態の構成を示すブロック図である。

【図2】本発明の原理を説明するための図である。

【図3】本発明の原理を説明するための図である。

【図4】図1の歪み補正部4の構成例を示すブロック図である。

10 【図5】画素より細かい単位での動きベクトルの検出方法を説明するための図である。

【図6】図4の解像度創造用メモリ部15の構成例を示す図である。

【図7】相対アドレスポインタとアクセス範囲を説明するための図である。

【図8】アクセス範囲への画像データの書き込み方法を説明するための図である。

【図9】図4の歪み補正部4の動作を説明するためのフローチャートである。

20 【図10】図1の歪み補正部4の他の構成例を示すブロック図である。

【図11】本発明を適用したテレビジョン受像機の他の実施の形態の構成例を示すブロック図である。

【図12】図11の解像度変換部34の構成例を示すブロック図である。

【図13】図12の解像度創造用メモリ部15の構成例を示す図である。

【図14】図12の解像度創造用メモリ部15への書き込み処理を説明するためのフローチャートである。

30 【図15】解像度創造用メモリ部15に、SD画像が記憶されていく様子を示す図である。

【図16】図12の解像度創造用メモリ部15からの読み出し処理を説明するためのフローチャートである。

【図17】図16のステップS23の処理のより詳細を説明するためのフローチャートである。

【図18】SD画像からHD画像を生成する画像変換装置の構成例を示すブロック図である。

【図19】クラスタップおよび予測タップを示す図である。

40 【図20】図18の係数ROM207に記憶されている予測係数を求める学習を行う学習装置の構成例を示すブロック図である。

【図21】図12の解像度創造用メモリ部15の構成例を示す図である。

【図22】SD画像を構成するオブジェクトが移動している様子を示す図である。

【図23】SD画素が書き込まれたアクセス範囲を示す図である。

50 【図24】図23のアクセス範囲の記憶値からの、HD画素の生成方法を説明するための図である。

【図25】図11の解像度変換部34の他の構成例を示すブロック図である。

【図26】CRTに画像が表示されときの走査の様子を示す図である。

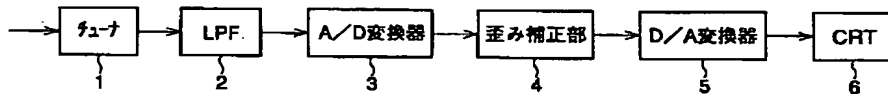
【図27】垂直方向の折り返し歪みを説明するための図である。

【符号の説明】

1 チューナ, 2 LPF, 3 A/D変換器, 4 歪み補正部, 5 D/A変換器, 6 CRT, 11 フレームメモリ部, 11A 現フレームメモリ, 11B 前フレームメモリ, 12 動き検出部, 13 シーンチェンジ検出部, 14, 14A, 14B コントローラ, 15, 15A, 15B 解像度創造用メモリ部, 16 垂直LPF, 17 フレ

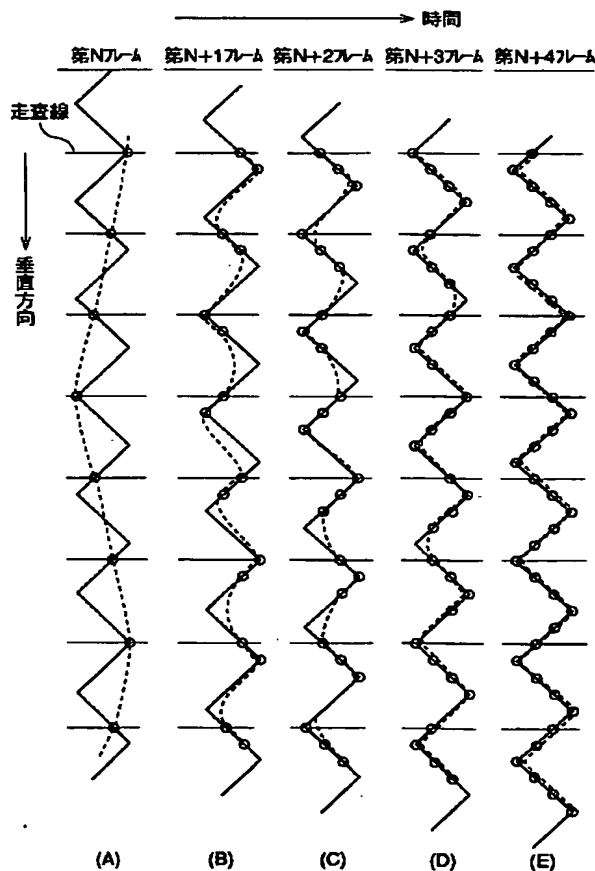
ームメモリ部, 21 領域分割部, 22A, 22B スイッチ, 23A, 23B メモリ, 24 合成部, 34 解像度変換部, 36 CRT, 41, 41₁乃至41_M 高解像度オブジェクト生成部, 42 書き込みフラグ記憶部, 43 画素生成部, 145 予測タップ生成回路, 146 教師データ抽出回路, 147 予測タップメモリ, 148 教師データメモリ, 149 演算回路, 201 クラス分類部, 202 クラスタップ生成回路, 203 クラス分類回路, 204 適応処理部, 205 予測タップ生成回路, 206 予測演算回路, 207 係数ROM, 211 間引き回路, 212 クラス分類部

【図1】

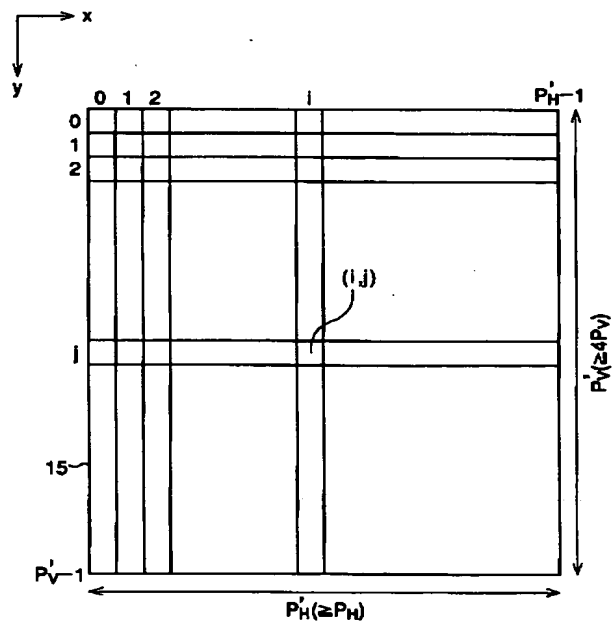


テレビジョン受信機

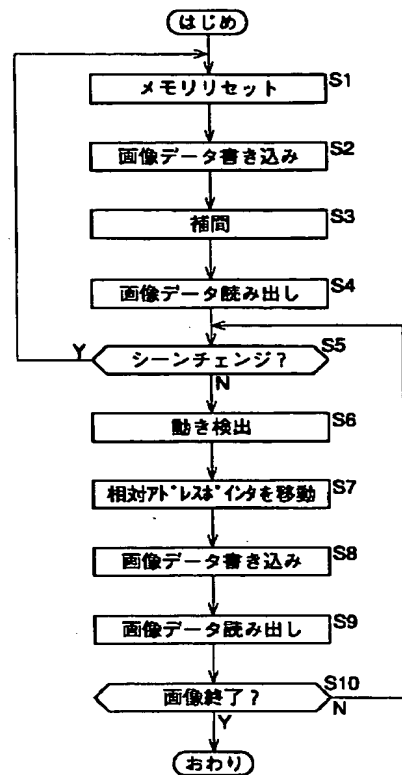
【図2】



【図6】



【図9】



【图 1 7】

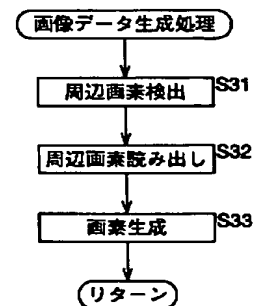
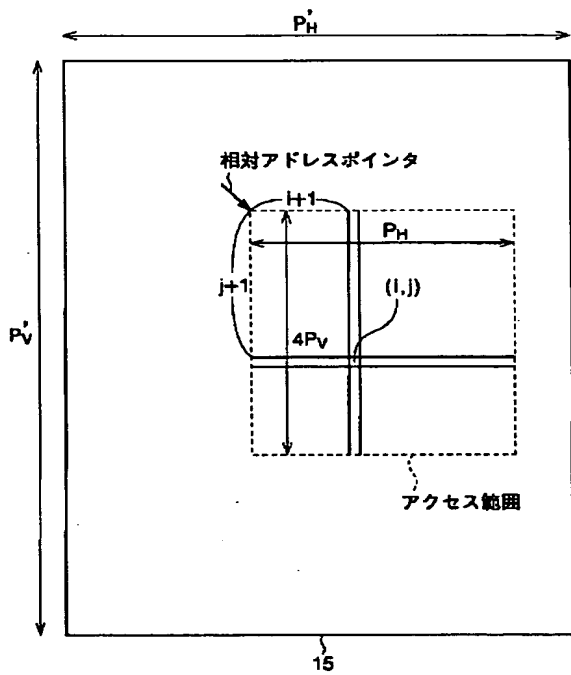
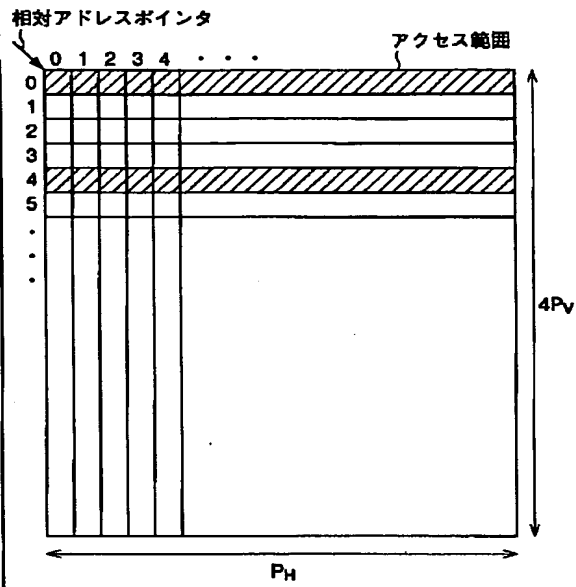


Figure 1 is a graph showing the relationship between the relative position of the reference block (X-axis) and the difference in height (Y-axis). The X-axis is labeled "参照ブロックの相対的な位置" (Relative position of the reference block) and ranges from -4 to +5. The Y-axis is labeled "誤差" (Error). A V-shaped curve is plotted, with a minimum point marked by a dashed vertical line at X=2.5 and an asterisk on the X-axis. The curve is composed of two linear segments meeting at the minimum point.

【図 7】

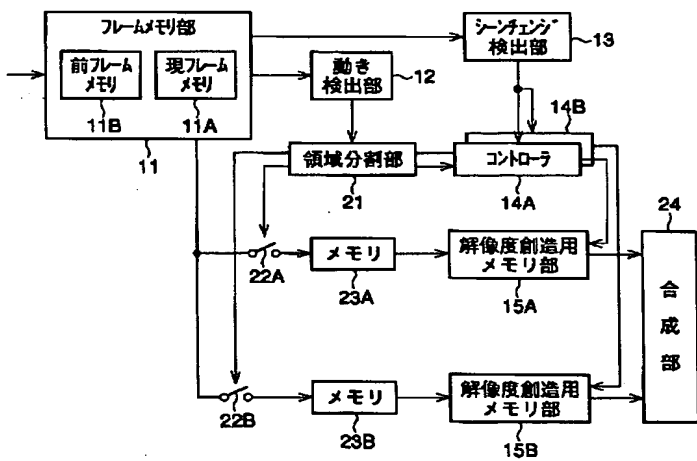


【図 8】

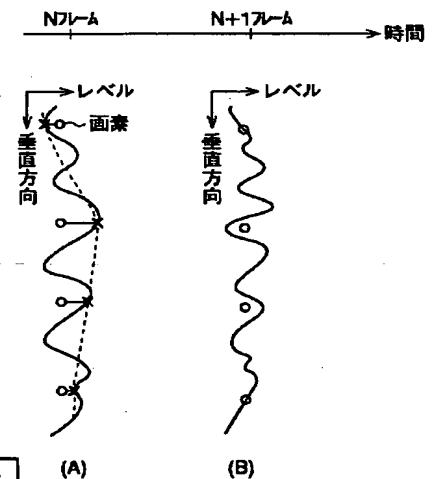


【図 26】

【図 10】

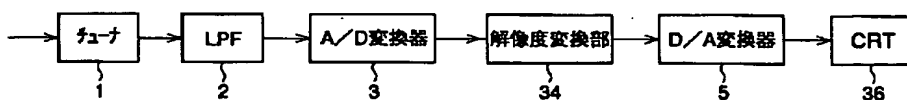


【図 27】



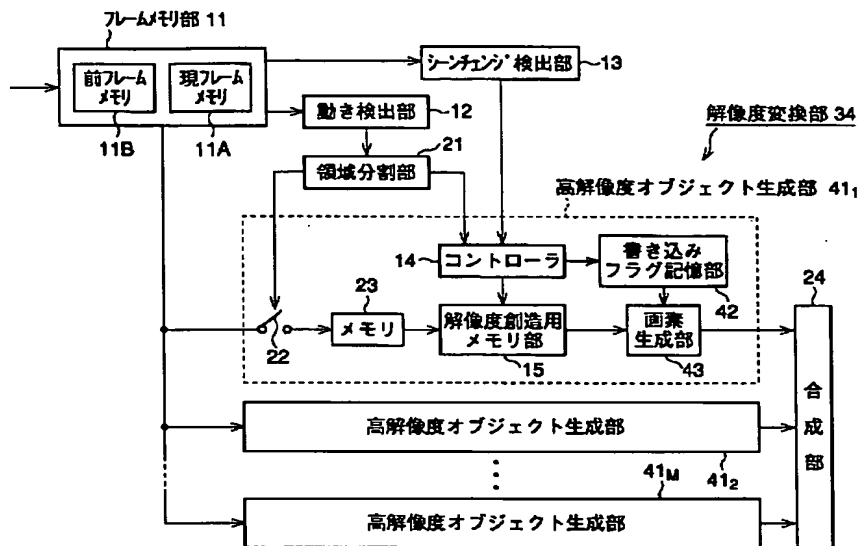
歪み補正部 4

【図 11】

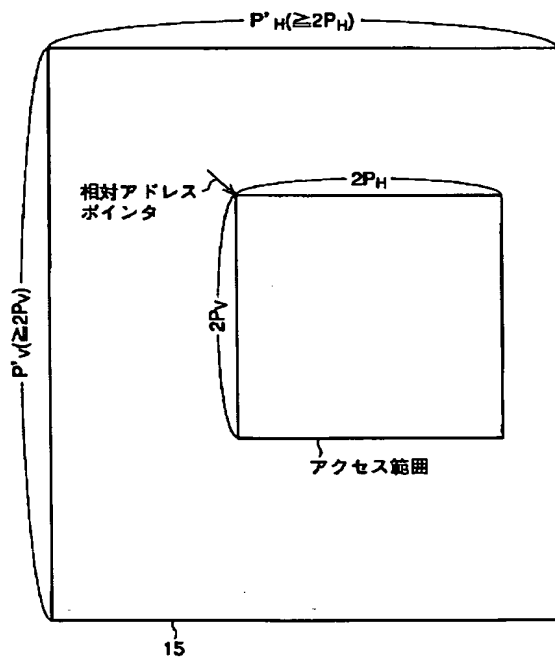


テレビジョン受像機

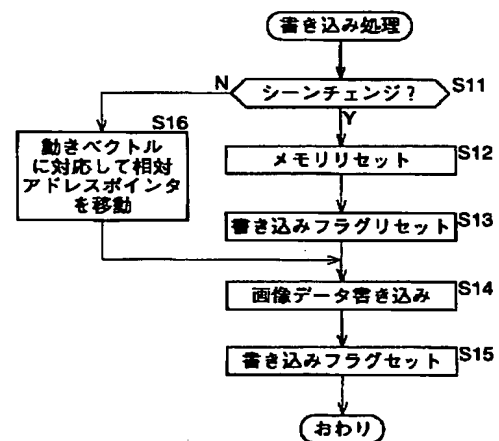
【図 12】



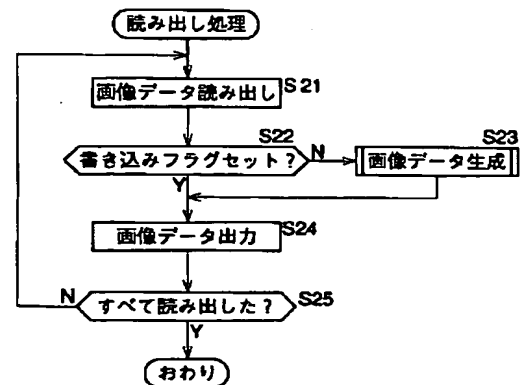
【図 13】



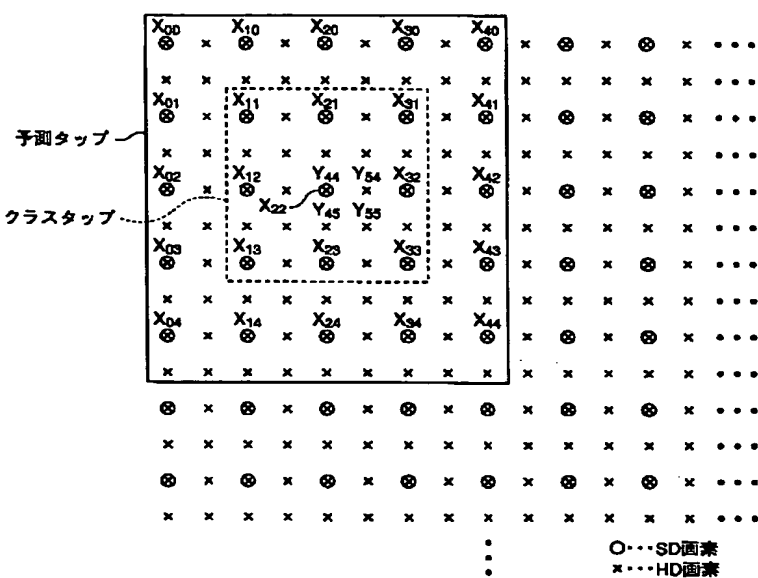
【図 14】



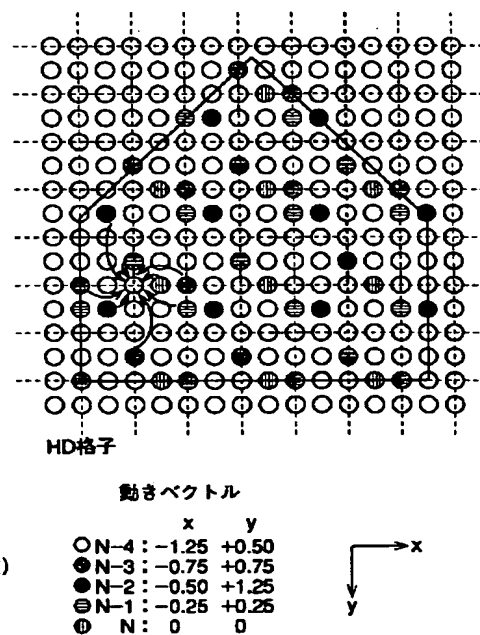
【図 16】



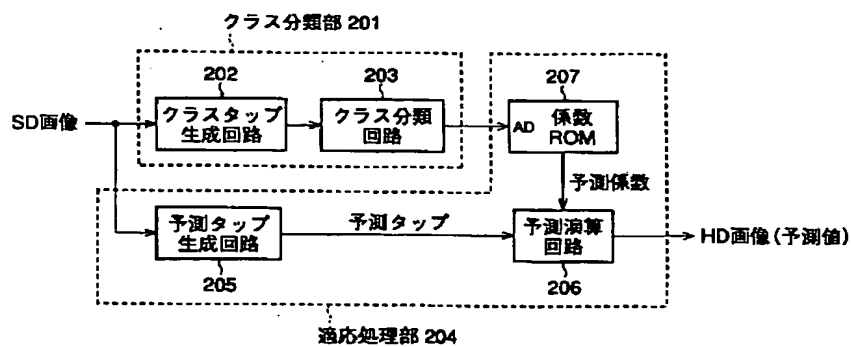
【图 19】



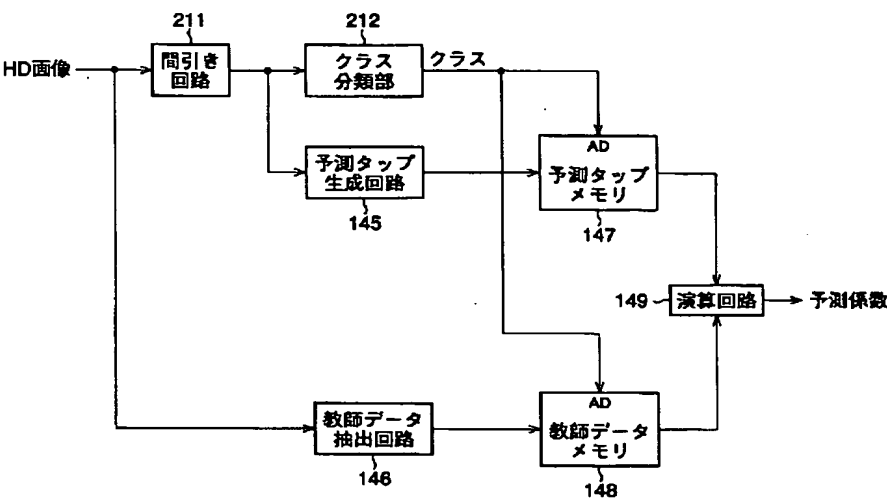
【図 2 4】



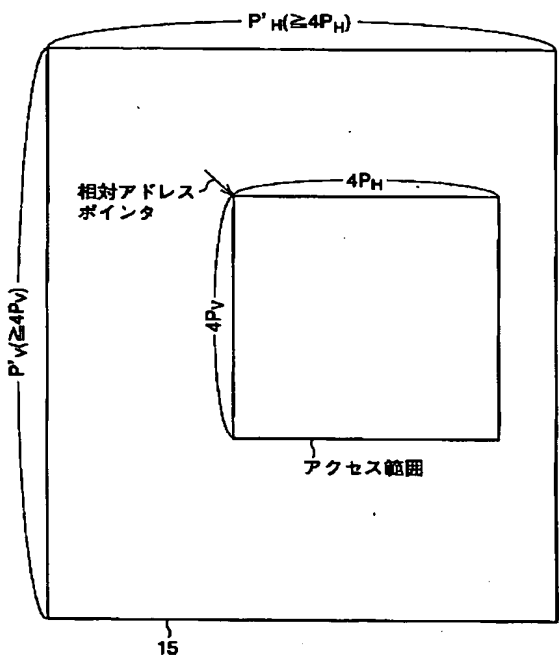
【图 18】



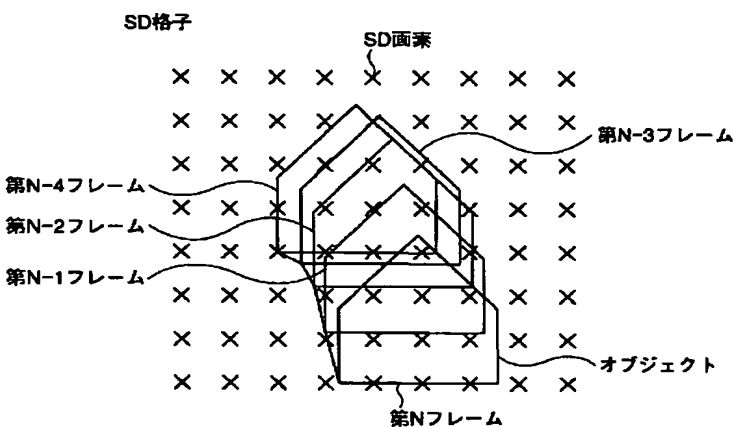
【図 2 0】



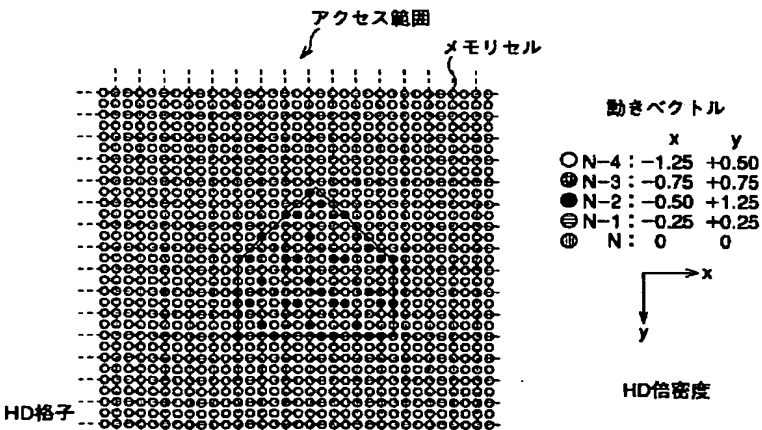
【図 2 1】



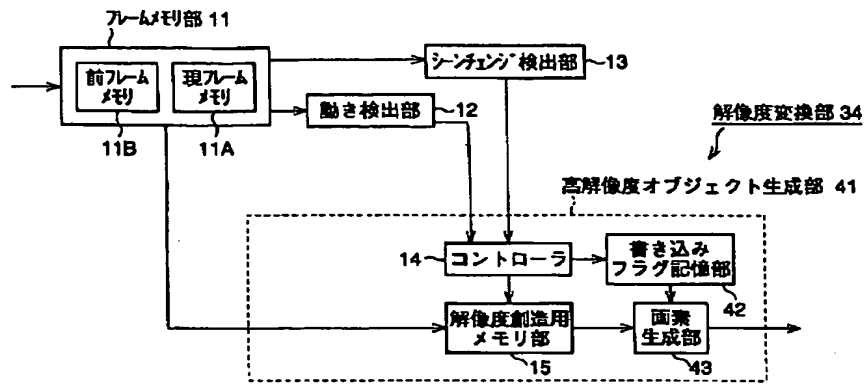
【図 2 2】



【図 2 3】



【図 25】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] An image processing system characterized by having a receiving means to be the image processing system which generates the 2nd image from the 1st image, and to receive said 1st image, and an assumption means to generate said 2nd image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 2] It is the image processing system according to claim 1 which is further equipped with a motion detection means to detect a motion of said 1st image, and is characterized by said assumption means generating said 2nd image by assuming a pixel in a location corresponding to a motion of said 1st image detected by said motion detection means.

[Claim 3] Said 2nd image is an image processing system according to claim 1 characterized by resolution being higher than said 1st image.

[Claim 4] Said 2nd image is an image processing system according to claim 1 characterized by there being more pixels than said 1st image.

[Claim 5] Said assumption means is an image processing system according to claim 4 characterized by generating said 2nd image with more vertical pixels than said 1st image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 6] An image processing system according to claim 2 characterized by providing the following. It is an image storage means of more storage capacity than one screen of said 1st image by which detect said motion detection means in an unit finer than a pixel which constitutes the 1st image for a motion of said 1st image, and said assumption means memorizes said 1st image. A control means which controls read-out of a storage value of said image storage means while controlling the address when writing said 1st image in said image storage means based on a motion of the 1st image

[Claim 7] Said control means is an image processing system according to claim 6 characterized by reading a storage value of said image storage means as a pixel of said 2nd image.

[Claim 8] An image processing system according to claim 6 characterized by having further a scene change detection means to detect a scene change of said 1st image, and a clear means to clear a storage value of said image storage means when a scene change arises in said 1st image.

[Claim 9] An image processing system given in either of the claims 1 or 6 characterized by having further a filter means to filter said 2nd image.

[Claim 10] An image processing system given in either of the claims 3 or 6 characterized by

having further a filter means to filter said 2nd image, and an output means which output by making into the same number of pixels as said 1st image said 2nd image filtered by said filter means.

[Claim 11] An image processing system according to claim 6 characterized by having further an address detection means to detect that a pixel of said 1st image is not remembered to be among the addresses of said image storage means, and a generation means to generate a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means.

[Claim 12] Said address detection means is an image processing system according to claim 11 with which a flag showing that is characterized by having a flag storage means written in the corresponding address to memorize said flag when a pixel of said 1st image is written in the address of said image storage means.

[Claim 13] Said generation means is an image processing system according to claim 11 characterized by generating a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means by interpolating using a pixel of said 1st image memorized by said image storage means.

[Claim 14] An image processing system according to claim 11 characterized by providing the following. Said generation means is a class classification means to classify into a predetermined class a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means according to a property of a pixel of said 1st image memorized by said image storage means. A prediction coefficient storage means by which a predetermined prediction coefficient is memorized for said every class. Said prediction coefficient corresponding to a class of a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means. An operation means to ask for a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means by performing a predetermined operation using a pixel of said 1st image memorized by said image storage means.

[Claim 15] Said prediction coefficient is an image processing system according to claim 14 characterized by asking by learning using said 2nd image for study.

[Claim 16] By compounding two or more fields of said 2nd image corresponding to a field division means to divide said 1st image into two or more fields, and two or more fields of each of said 1st image. It has further a synthetic means to generate said 2nd image. Said assumption means. An image processing system according to claim 1 characterized by asking for two or more fields of said 2nd image corresponding to two or more fields of each of said 1st image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 17] It is the image processing system according to claim 16 which is further equipped with a motion detection means to detect a motion of two or more fields of each of said 1st image, and is characterized by said assumption means asking for two or more fields of each of said 2nd image by assuming a pixel in a location corresponding to a motion of two or more fields of each of said 1st image detected by said motion detection means.

[Claim 18] Said 2nd image is an image processing system according to claim 16 characterized by resolution being higher than said 1st image.

[Claim 19] Said 2nd image is an image processing system according to claim 16 characterized by there being more pixels than said 1st image.

[Claim 20] Said assumption means is an image processing system according to claim 19 characterized by asking for two or more fields of each of said 2nd image with more vertical pixels than two or more fields of each of said 1st image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 21] An image processing system according to claim 17 characterized by providing the following. Said motion detection means are two or more image storage means of more storage capacity than a part for 1 of two or more fields of each of said 1st image screen to memorize a field of the plurality [detect a motion of two or more fields of each of said 1st image in an unit finer than a pixel which constitutes the 1st image, and / means / said / assumption] of said 1st image, respectively. A control means which controls read-out of a storage value of two or more of said image storage means while controlling the address when writing two or more fields of each of said 1st image in said each of two or more image storage means based on a motion of two or more fields of each of the 1st image

[Claim 22] Said control means is an image processing system according to claim 21 characterized by reading a storage value of two or more of said image storage means as a pixel which constitutes two or more fields of said 2nd image, respectively.

[Claim 23] An image processing system according to claim 21 characterized by having further a scene change detection means to detect a scene change of said 1st image, and a clear means to clear a storage value of two or more of said image storage means when a scene change arises in said 1st image.

[Claim 24] An image processing system given in either of the claims 16 or 23 characterized by having further a filter means to filter said 2nd image.

[Claim 25] An image processing system given in either of the claims 18 or 23 characterized by having further a filter means to filter said 2nd image, and an output means which output by making into the same number of pixels as said 1st image said 2nd image filtered by said filter means.

[Claim 26] An image processing system according to claim 21 characterized by having further an address detection means to detect that a pixel of said 1st image is not remembered to be among the addresses of said image storage means, and a generation means to generate a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means.

[Claim 27] Said address detection means is an image processing system according to claim 26 with which a flag showing that is characterized by having a flag storage means written in the corresponding address to memorize said flag when a pixel of said 1st image is written in the address of said image storage means.

[Claim 28] Said generation means is an image processing system according to claim 26 characterized by generating a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means by interpolating using a pixel of said 1st image memorized by said image storage means.

[Claim 29] An image processing system according to claim 26 characterized by providing the following. Said generation means is a class classification means to classify into a predetermined class a pixel of said 2nd image corresponding to the address of said image

storage means detected by said address detection means according to a property of a pixel of said 1st image memorized by said image storage means. A prediction coefficient storage means by which a predetermined prediction coefficient is memorized for said every class. Said prediction coefficient corresponding to a class of a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means. An operation means to ask for a pixel of said 2nd image corresponding to the address of said image storage means detected by said address detection means by performing a predetermined operation using a pixel of said 1st image memorized by said image storage means.

[Claim 30] Said prediction coefficient is an image processing system according to claim 29 characterized by asking by learning using said 2nd image for study.

[Claim 31] An image-processing method characterized by having a receiving step which is the image-processing method of an image processing system which generates the 2nd image from the 1st image, and receives said 1st image, and an assumption step which generates said 2nd image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 32] An image-processing method according to claim 31 characterized by generating said 2nd image by having further a motion detection step which detects a motion of said 1st image, and assuming a pixel in said assumption step in a location corresponding to a motion of said 1st image detected at said motion detection step.

[Claim 33] Said 2nd image is the image-processing method according to claim 31 characterized by resolution being higher than said 1st image.

[Claim 34] Said 2nd image is the image-processing method according to claim 31 characterized by there being more pixels than said 1st image.

[Claim 35] An image-processing method according to claim 34 characterized by generating said 2nd image with more vertical pixels than said 1st image in said assumption step by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 36] From one screen of said 1st image which memorizes said 1st image, said image processing system has an image storage means of many storage capacity, and sets it to said motion detection step. Detect a motion of said 1st image in an unit finer than a pixel which constitutes the 1st image, and it is set to said assumption step. An image-processing method according to claim 32 characterized by controlling read-out of a storage value of said image storage means while controlling the address when writing said 1st image in said image storage means based on a motion of the 1st image.

[Claim 37] An image-processing method according to claim 36 characterized by reading a storage value of said image storage means as a pixel of said 2nd image in said assumption step.

[Claim 38] An image-processing method according to claim 36 characterized by having further a scene change detection step which detects a scene change of said 1st image, and a clear step which clears a storage value of said image storage means when a scene change arises in said 1st image.

[Claim 39] An image-processing method given in either of the claims 31 or 36 characterized by having further a filter step which filters said 2nd image.

[Claim 40] An image-processing method given in either of the claims 33 or 36 characterized

by having further a filter step which filters said 2nd image, and an output step which output by making into the same number of pixels as said 1st image said 2nd image filtered in said filter step.

[Claim 41] An image-processing method according to claim 36 characterized by having further an address detection step which detects that a pixel of said 1st image is not remembered to be among the addresses of said image storage means, and a generation step which generates a pixel of said 2nd image corresponding to the address of said image storage means detected in said address detection step.

[Claim 42] When a pixel of said 1st image is written in the address of said image storage means, said image processing system Have further a flag storage means written in the address with which a flag showing that corresponds to memorize said flag, and it is set to said address detection step. An image-processing method according to claim 41 characterized by detecting the address of said image storage means by which a pixel of said 1st image is not memorized by referring to said flag storage means.

[Claim 43] An image-processing method according to claim 41 characterized by generating a pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step in said generation step by interpolating using a pixel of said 1st image memorized by said image storage means.

[Claim 44] For every predetermined class, said image processing system has further a prediction coefficient storage means by which a predetermined prediction coefficient is memorized, and sets it to said generation step. A pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step It responds to a property of a pixel of said 1st image memorized by said image storage means. Said prediction coefficient corresponding to a class of a pixel of said 2nd image corresponding to the address of said image storage means which classified into either of said predetermined classes, and was detected at said address detection step, An image-processing method according to claim 41 characterized by asking for a pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step by performing a predetermined operation using a pixel of said 1st image memorized by said image storage means.

[Claim 45] Said prediction coefficient is the image-processing method according to claim 44 characterized by asking by learning using said 2nd image for study.

[Claim 46] By compounding two or more fields of said 2nd image corresponding to a field division step which divides said 1st image into two or more fields, and two or more fields of each of said 1st image Have further a synthetic step which generates said 2nd image, and it is set to said assumption step. An image-processing method according to claim 31 characterized by asking for two or more fields of said 2nd image corresponding to two or more fields of each of said 1st image by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 47] An image-processing method according to claim 46 characterized by asking for two or more fields of each of said 2nd image by having further a motion detection step which detects a motion of two or more fields of each of said 1st image, and assuming a pixel in said assumption step in a location corresponding to a motion of two or more fields of each of said 1st image detected at said motion detection step.

[Claim 48] Said 2nd image is the image-processing method according to claim 46 characterized by resolution being higher than said 1st image.

[Claim 49] Said 2nd image is the image-processing method according to claim 46 characterized by there being more pixels than said 1st image.

[Claim 50] An image-processing method according to claim 49 characterized by asking for two or more fields of each of said 2nd image with more vertical pixels than two or more fields of each of said 1st image in said assumption step by assuming a pixel in a location corresponding to a motion of said 1st image.

[Claim 51] From one screen of said 1st image which memorizes two or more fields of said 1st image, respectively, said image processing system has two or more image storage means of many storage capacity, and sets them to said motion detection step. Detect a motion of two or more fields of each of said 1st image in an unit finer than a pixel which constitutes the 1st image, and it is set to said assumption step. While controlling the address when writing two or more fields of each of said 1st image in said each of two or more image storage means based on a motion of two or more fields of each of the 1st image An image-processing method according to claim 47 characterized by controlling read-out of a storage value of two or more of said image storage means.

[Claim 52] An image-processing method according to claim 51 characterized by reading a storage value of two or more of said image storage means in said assumption step as a pixel which constitutes two or more fields of said 2nd image, respectively.

[Claim 53] An image-processing method according to claim 51 characterized by having further a scene change detection step which detects a scene change of said 1st image, and a clear step which clears a storage value of two or more of said image storage means when a scene change arises in said 1st image.

[Claim 54] An image-processing method given in either of the claims 46 or 53 characterized by having further a filter step which filters said 2nd image.

[Claim 55] An image-processing method given in either of the claims 48 or 53 characterized by having further a filter step which filters said 2nd image, and an output step which output by making into the same number of pixels as said 1st image said 2nd image filtered at said filter step.

[Claim 56] An image-processing method according to claim 51 characterized by having further an address detection step which detects that a pixel of said 1st image is not remembered to be among the addresses of said image storage means, and a generation step which generates a pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step.

[Claim 57] When a pixel of said 1st image is written in the address of said image storage means, said image processing system Have further a flag storage means written in the address with which a flag showing that corresponds to memorize said flag, and it is set to said address detection step. An image-processing method according to claim 56 characterized by detecting the address of said image storage means by which a pixel of said 1st image is not memorized by referring to said flag storage means.

[Claim 58] An image-processing method according to claim 56 characterized by generating a pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step in said generation step by interpolating using a

pixel of said 1st image memorized by said image storage means.

[Claim 59] For every predetermined class, said image processing system has further a prediction coefficient storage means by which a predetermined prediction coefficient is memorized, and sets it to said generation step. A pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step It responds to a property of a pixel of said 1st image memorized by said image storage means. Said prediction coefficient corresponding to a class of a pixel of said 2nd image corresponding to the address of said image storage means which classified into either of said predetermined classes, and was detected at said address detection step, An image-processing method according to claim 56 characterized by asking for a pixel of said 2nd image corresponding to the address of said image storage means detected at said address detection step by performing a predetermined operation using a pixel of said 1st image memorized by said image storage means.

[Claim 60] Said prediction coefficient is the image-processing method according to claim 59 characterized by asking by learning using said 2nd image for study.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] Especially this invention relates to the image processing system and the image-processing method of reducing clinch distortion of the direction which intersects perpendicularly with the scanning line (clearance), or enabling it to generate the image of high resolution by making the number of pixels of an image increase about an image processing system and the image-processing method.

[0002]

[Description of the Prior Art] For example, as shown in drawing 26 , the image received with the television receiver, the image reproduced by VTR (Video Tape Recorder), the video CD (Compact Disc) player, and the DVD (Digital Versatile Disc) player are displayed on CRT (Cathode Ray Tube) etc., when a scan is repeated rightward from the left.

[0003] That is, the beam corresponding to an image is irradiated, thereby, each point of a phosphor screen shines to the phosphor screen of CRT, and an image is displayed on it. Therefore, the displayed image (display image) can be called set of such a point, i.e., a pixel.

[0004]

[Problem(s) to be Solved by the Invention] If a display image is caught with the set of a pixel as mentioned above, a display image can be considered to be the digital signal which sampled the original image in the location of a pixel. That is, the display image which photos natural scenery and is obtained, for example can consider the actual natural scenery as an analog signal to be the digital signal which sampled the location of a pixel as a sampling point.

[0005] Therefore, in case the original image is sampled, when the so-called theorem (theorem that it is necessary to sample on the frequency of an analog signal twice [more than] the frequency of the highest from the digital signal which sampled the analog signal

and was acquired in order to reproduce the original analog signal) of a sampling is not fulfilled, clinch distortion arises in a display image.

[0006] As mentioned above, such [conventionally] a pre-filter was not applied to the perpendicular direction which is a direction which intersects perpendicularly with the scanning line although a pre-filter is horizontally applied often which is that direction of the scanning line, i.e., the direction, so that the theorem of a sampling may be fulfilled since a scan is repeated rightward from the left, but for this reason, the image had the technical problem which the clinch distortion of a perpendicular direction produces in the display image.

[0007] Namely, for example, paying attention to a certain perpendicular direction of the Nth frame, as a continuous line shows to drawing 27 (A), the image of the origin in the perpendicular direction now Since the theorem of a sampling is not fulfilled when it has the signal component of frequency higher than one half of the frequency corresponding to one line (horizontal scanning period), clinch distortion arises. As a display image The original image cannot be obtained but the image corresponding to a signal as shown by the dotted line in this drawing (A) is obtained.

[0008] And such clinch distortion does evil to the processing for an image quality improvement, and other signal processing at for example, Y/C separation, and noise rejection and a pan.

[0009] Moreover, clinch distortion arises, if the pixel value in each pixel does not change even if a signal as shown in drawing 27 (A) as a continuous line turns into a signal as shown in this drawing (A) by the dotted line as mentioned above, resolution only worsens and a viewer does not sense so big sense of incongruity visual. However, about the image about the scenery that, for example, Thurs. by which the leaf grew luxuriantly is blown on the wind etc., by the N+1st frame, a signal as shown in drawing 27 (A) as a continuous line changes at the Nth frame, as shown in this drawing (B). thus -- if the signal which clinch distortion has produced changes -- a display image -- the so-called screen -- admiration is sensed rustlingly and this makes a viewer sense big sense of incongruity

[0010] On the other hand, when a certain signal of one frame is observed, since the signal already includes the clinch distortion of a perpendicular direction in drawing 27 (A) as the dotted line showed, it is difficult a signal from the theorem of a sampling to reproduce the signal of the origin which contains a high frequency component only from the signal of one frame, and it is difficult to remove clinch distortion, applying a vertical pre-filter to the image which already has the clinch distortion of a perpendicular direction.

[0011] This invention is made in view of such a condition, from an image, enables it to generate the image containing the high-frequency component of the origin which is not contained in it with more many pixels, i.e., the image of high resolution, and, further thereby, enables clearance of clinch distortion for example, etc.

[0012]

[Means for Solving the Problem] An image processing system according to claim 1 is characterized by having an assumption means to generate the 2nd image by assuming a pixel in a location corresponding to a motion of the 1st image.

[0013] An image-processing method according to claim 31 is characterized by having an assumption step which generates the 2nd image by assuming a pixel in a location

corresponding to a motion of the 1st image.

[0014] In an image processing system according to claim 1, an assumption means is made as [generate / the 2nd image] by assuming a pixel in a location corresponding to a motion of the 1st image.

[0015] In an image processing method according to claim 31, it is made as [generate / the 2nd image] by assuming a pixel in a location corresponding to a motion of the 1st image.

[0016]

[Embodiment of the Invention] Although the gestalt of operation of this invention is explained below, it is as follows, when the gestalt (however, an example) of operation [/ in the parenthesis after each means] is added and the feature of this invention is described before that, in order to clarify response relation between each means of invention given in a claim, and the gestalt of the following operations.

[0017] Namely, a receiving means for an image processing system according to claim 1 to be an image processing system which generates the 2nd image from the 1st image, and to receive the 1st image (for example, tuner 1 shown in drawing 1), By assuming a pixel in the location corresponding to a motion of the 1st image, it is characterized by having assumption means (for example, the controller 14 shown in drawing 4 , the memory section 15 for resolution creation, etc.) to generate the 2nd image.

[0018] An image processing system according to claim 2 is characterized by generating the 2nd image, when it has further motion detection means (for example, motion detecting element 12 shown in drawing 4) to detect a motion of the 1st image and an assumption means assumes a pixel in the location corresponding to a motion of the 1st image detected by the motion detection means.

[0019] A motion detection means an image processing system according to claim 6 a motion of the 1st image More image storage means of storage capacity by which detect in an unit finer than the pixel which constitutes the 1st image, and an assumption means memorizes the 1st image than one screen of the 1st image (for example, memory section 15 for resolution imagination shown in drawing 4), While controlling the address when writing the 1st image in an image storage means based on a motion of the 1st image, it is characterized by having the control means (for example, controller 14 shown in drawing 4) which control read-out of the storage value of an image storage means.

[0020] An image processing system according to claim 8 is characterized by having further a scene change detection means to detect the scene change of the 1st image, and clear means (for example, controller 14 shown in drawing 4) to clear the storage value of an image storage means when a scene change arises in the 1st image (for example, scene change detecting element 13 shown in drawing 4).

[0021] An image processing system according to claim 9 is characterized by having further filter means (for example, vertical LPF16 shown in drawing 4) to filter the 2nd image.

[0022] An image processing system according to claim 10 is characterized by having further filter means (for example, vertical LPF16 shown in drawing 4) to filter the 2nd image, and the output means (for example, frame memory section 17 shown in drawing 4) which output by making into the same number of pixels as the 1st image the 2nd image filtered by the filter means.

[0023] An image processing system according to claim 11 The inside of the address of an

image storage means, An address detection means to detect that the pixel of the 1st image is not remembered to be (for example, the write-in flag storage section 42, the pixel generation section 43, etc. which are shown in drawing 25), It is characterized by having further generation means (for example, pixel generation section 43 shown in drawing 25) to generate the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means.

[0024] It is characterized by an image processing system according to claim 12 having flag storage means (for example, write-in flag storage section 42 shown in drawing 25) for an address detection means to be written in the address with which the flag showing that corresponds when the pixel of the 1st image is written in the address of an image storage means and to memorize a flag.

[0025] An image processing system according to claim 14 the pixel of the 2nd image corresponding to the address of an image storage means by which the generation means was detected by the address detection means A class classification means to classify into a predetermined class according to the property of the pixel of the 1st image memorized by the image storage means (for example, class classification section 201 shown in drawing 18), A prediction coefficient storage means by which the predetermined prediction coefficient is memorized for every class (for example, coefficient ROM 207 shown in drawing 18), By performing a predetermined operation using the prediction coefficient corresponding to the class of the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means, and the pixel of the 1st image memorized by the image storage means It is characterized by having operation means (for example, prediction arithmetic circuit 206 shown in drawing 18) to ask for the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means.

[0026] A field division means by which an image processing system according to claim 16 divides the 1st image into two or more fields (they are Switches 22A and 22B etc. to the field division section 21 list shown in drawing 10), By compounding two or more fields of the 2nd image corresponding to two or more fields of each of the 1st image When it has further synthetic means (for example, synthetic section 24 shown in drawing 10) to generate the 2nd image and an assumption means assumes a pixel in the location corresponding to a motion of the 1st image, it is characterized by asking for two or more fields of the 2nd image corresponding to two or more fields of each of the 1st image.

[0027] An image processing system according to claim 17 is characterized by to ask for two or more fields of each of the 2nd image, when it has further motion detection means (for example, motion detecting element 12 shown in drawing 10) to detect a motion of two or more fields of each of the 1st image and an assumption means assumes a pixel in the location corresponding to a motion of two or more fields of each of the 1st image detected by the motion detection means.

[0028] An image processing system according to claim 21 a motion detection means a motion of two or more fields of each of the 1st image It detects in an unit finer than the pixel which constitutes the 1st image. An assumption means More image storage means of two or more of storage capacity to memorize two or more fields of the 1st image, respectively than one screen of the 1st image (for example, memory sections 15A and 15B

for resolution imagination shown in drawing 10), While controlling the address when writing two or more fields of each of the 1st image in two or more image storage means of each based on a motion of two or more fields of each of the 1st image It is characterized by having the control means (for example, controllers 14A and 14B shown in drawing 10) which control read-out of the storage value of two or more image storage means.

[0029] An image processing system according to claim 23 is characterized by having further a scene change detection means to detect the scene change of the 1st image, and clear means (for example, controllers 14A and 14B shown in drawing 10) to clear the storage value of two or more image storage means when a scene change arises in the 1st image (for example, scene change detecting element 13 shown in drawing 10).

[0030] An image processing system according to claim 24 is characterized by having further filter means (for example, vertical LPF16 shown in drawing 10) to filter the 2nd image.

[0031] An image processing system according to claim 25 is characterized by having further filter means (for example, vertical LPF16 shown in drawing 10) to filter the 2nd image, and the output means (for example, frame memory section 17 shown in drawing 10) which output by making into the same number of pixels as the 1st image the 2nd image filtered by the filter means.

[0032] An image processing system according to claim 26 The inside of the address of an image storage means, An address detection means to detect that the pixel of the 1st image is not remembered to be (for example, the write-in flag storage section 42, the pixel generation section 43, etc. which are shown in drawing 12), It is characterized by having further generation means (for example, pixel generation section 43 shown in drawing 12) to generate the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means.

[0033] An image processing system according to claim 27 is characterized by an address detection means having flag storage means (for example, write-in flag storage section 42 shown in drawing 12) written in the address with which the flag with which that is expressed when the pixel of the 1st image is written in the address of ** and an image storage means corresponds to memorize a flag.

[0034] An image processing system according to claim 29 the pixel of the 2nd image corresponding to the address of an image storage means by which the generation means was detected by the address detection means A class classification means to classify into a predetermined class according to the property of the pixel of the 1st image memorized by the image storage means (for example, class classification section 201 shown in drawing 18), A prediction coefficient storage means by which the predetermined prediction coefficient is memorized for every class (for example, coefficient ROM 207 shown in drawing 18), By performing a predetermined operation using the prediction coefficient corresponding to the class of the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means, and the pixel of the 1st image memorized by the image storage means It is characterized by having operation means (for example, prediction arithmetic circuit 206 shown in drawing 18) to ask for the pixel of the 2nd image corresponding to the address of the image storage means detected by the address detection means.

[0035] As for the image-processing method according to claim 36, an image processing system memorizes the 1st image. From one screen of the 1st image, have the image storage means (for example, memory section 15 for resolution imagination shown in drawing 4) of many storage capacity, and it sets to a motion detection step. Detect a motion of the 1st image in an unit finer than the pixel which constitutes the 1st image, and in an assumption step, while controlling the address when writing the 1st image in an image storage means based on a motion of the 1st image It is characterized by controlling read-out of the storage value of an image storage means.

[0036] When the pixel of the 1st image is written in the address of an image storage means, an image processing system the image-processing method according to claim 42 Have further flag storage means (for example, write-in flag storage section 42 shown in drawing 25) written in the address with which the flag showing that corresponds to memorize a flag, and they are set to an address detection step. By referring to a flag storage means, it is characterized by detecting the address of an image storage means by which the pixel of the 1st image is not memorized.

[0037] For every predetermined class, an image processing system has further prediction coefficient storage means (for example, coefficient ROM 207 shown in drawing 18) by which the predetermined prediction coefficient is memorized, and sets the image-processing method according to claim 44 to a generation step. The pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step It classifies into either of the predetermined classes according to the property of the pixel of the 1st image memorized by the image storage means. By performing a predetermined operation using the prediction coefficient corresponding to the class of the pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step, and the pixel of the 1st image memorized by the image storage means It is characterized by asking for the pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step.

[0038] As for the image-processing method according to claim 51, an image processing system memorizes two or more fields of the 1st image, respectively. From one screen of the 1st image, have two or more image storage means (for example, memory sections 15A and 15B for resolution imagination shown in drawing 10) of many storage capacity, and it sets to a motion detection step. Detect a motion of two or more fields of each of the 1st image in an unit finer than the pixel which constitutes the 1st image, and it is set to an assumption step. While controlling the address when writing two or more fields of each of the 1st image in two or more image storage means of each based on a motion of two or more fields of each of the 1st image, it is characterized by controlling read-out of the storage value of two or more image storage means.

[0039] When the pixel of the 1st image is written in the address of an image storage means, an image processing system the image-processing method according to claim 57 Have further flag storage means (for example, write-in flag storage section 42 shown in drawing 12) written in the address with which the flag showing that corresponds to memorize a flag, and they are set to an address detection step. By referring to a flag storage means, it is characterized by detecting the address of an image storage means by which the pixel of

the 1st image is not memorized.

[0040] For every predetermined class, an image processing system has further prediction coefficient storage means (for example, coefficient ROM 207 shown in drawing 18) by which the predetermined prediction coefficient is memorized, and sets the image-processing method according to claim 59 to a generation step. The pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step It classifies into either of the predetermined classes according to the property of the pixel of the 1st image memorized by the image storage means. By performing a predetermined operation using the prediction coefficient corresponding to the class of the pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step, and the pixel of the 1st image memorized by the image storage means It is characterized by asking for the pixel of the 2nd image corresponding to the address of the image storage means detected at the address detection step.

[0041] In addition, of course, this publication does not mean limiting to what described each means above.

[0042] Drawing 1 shows the example of a configuration of the gestalt of 1 operation of the television receiver which applied this invention.

[0043] From the input signal received with the antenna which is not illustrated, a tuner 1 detects the television broadcasting signal of a predetermined channel, gets over, and is made as [output / to LPF (Low Pass Filter)2]. In case it samples with A/D converter 3 of the latter part (A/D conversion), LPF2 is a pre-filter for fulfilling the theorem of a sampling, restricts the high-frequency component of the television broadcasting signal from a tuner 1, and is made as [output / to A/D converter 3]. By sampling the output of LPF2, A/D converter 3 changes the television broadcasting signal of an analog into a digital signal, and is made as [output / to the distortion amendment section 4]. The distortion amendment section 4 removes clinch distortion of perpendicularly it mentioned above from the television broadcasting signal from A/D converter 3 (reduction), and is made as [output / to D/A converter 5]. By carrying out D/A conversion of the digital picture signal of the distortion amendment section 4, D/A converter 5 is made into an analog signal, and is made as [output / to CRT6]. CRT6 is made as [display / the image corresponding to the output of D/A converter 5].

[0044] Next, the actuation is explained.

[0045] In a tuner 1, from the input signal received with the antenna, it detects, and the television broadcasting signal of a predetermined channel gets over, and is outputted to A/D converter 3 through LPF2. In A/D converter 3, A/D conversion of the television broadcasting signal supplied through LPF2 is carried out, and it is supplied to the distortion amendment section 4.

[0046] Here, although not illustrated, between a tuner 1 and LPF2 or between the distortion amendment section 4 and D/A converter 5, are prepared by the circuit which performs the required image processing of for example, Y/C separation and others, and it is. In addition, with A/D converter 3, when it is the frequency of a subcarrier when the composite signal before Y/C separation is inputted, and the signal after Y/C separation is inputted there, a sampling is performed by 13.5 etc.MHz etc., respectively.

[0047] If a digital picture signal is received from A/D converter 3, from the picture signal, the distortion amendment section 4 will remove the clinch distortion of a perpendicular direction (direction which intersects perpendicularly with a horizontal scanning line), and will output it to CRT6 through D/A converter 5. Thereby, an image without clinch distortion is displayed in CRT6.

[0048] Next, although the details about clearance processing of the clinch distortion in the distortion amendment section 4 of drawing 1 are explained, the principle of the clearance (reduction) method of the clinch distortion is explained as preparation of the preceding paragraph story before that.

[0049] The distortion amendment section 4 is the image (for example, about the image which photos scenery and is obtained, when the scenery is seen actually) of the origin which contains a high frequency component from an image including the clinch distortion of a perpendicular direction. By cutting a vertical high-frequency component, reproducing the image (or image near by that cause) which human being recognizes visually, and applying a vertical pre-filter to it It is made as [remove / clinch distortion included in the image] (the image which has not produced clinch distortion is generated).

[0050] Playback of the image of the origin from an image (suitably henceforth a distortion image) including the clinch distortion of a perpendicular direction is performed as follows.

[0051] That is, paying attention to one train of a certain perpendicular direction, the image of the origin in there changes periodically on frequency higher than one half of the frequency corresponding to a horizontal scanning period as shown in this drawing as a continuous line, and suppose that it is expressed with the chopping sea from which the phase shifts perpendicularly with time amount so that it may be shown in now, for example, drawing 2 .

[0052] In this case, if only the Nth certain frame is observed, a completely different distortion image from the original image to which the sampled value acquired by sampling the original image on the scanning line to drawing 2 (A) as a dotted line shows was connected will be obtained.

[0053] Next, in the N+1st frame, if only the frame is observed, a completely different distortion image from the original image will be too obtained like the case where only the Nth frame is observed.

[0054] However, since the phase of a distortion image has shifted perpendicularly with time amount as mentioned above, the distortion image obtained by the N+1st frame becomes what connected the sampled value acquired by sampling the original image in a different location from the case in the Nth frame.

[0055] Therefore, if the sampling point (O mark shows drawing 2) of the sampled value in the Nth frame is moved to the location corresponding to change of the phase of the original image, i.e., a motion of a distortion image, and the sampled value in the sampling point after the migration and the sampled value in the N+1st frame are connected, the original image will be approached as a dotted line shows the wave in drawing 2 (B).

[0056] By moving the sampling point of the sampled value in the past frame to the location corresponding to a motion of a distortion image, and connecting the sampled value in the sampling point after the migration, and the sampled value in the present frame similarly, hereafter, as shown in drawing 2 (C) thru/or drawing 2 (E), the original image is

reproduced gradually.

[0057] As mentioned above, the sampling point is moved to the location corresponding to a motion of a distortion image, and the original image can be reproduced by using the sampled value in the sampling point after the migration. That is, the vertical number of pixels increases, and the theorem of a sampling is filled with assuming a pixel in the location corresponding to a motion of a distortion image by this, consequently the original image comes to be obtained by it.

[0058] This can also be considered as follows. That is, on the horizontal scanning line in the location of immobilization of each multiple frame which continues in time on the horizontal scanning line which a distortion image has in the location of immobilization in a screen when it can catch with what sampled the original image, therefore the original image is moving, as shown in drawing 2, the signal of the location where the original images differ is sampled. Therefore, the original image will be obtained, if between the horizontal scanning lines which are in the location of immobilization by collecting the signals (sampled value) of the location where such original images differ from the distortion image of the multiple frame which continues in time, and compounding them according to the motion is filled so to speak and the image of one frame is constituted. In addition, this can be called reflection to the space resolution of the resolution of the direction of time amount.

[0059] As [show / the distortion amendment section 4 / as mentioned above / to drawing 3 (A) / , for example] By assuming the pixel which constitutes the distortion image of the past frame in the location corresponding to the motion about each frame of the distortion image which continues in time As shown in this drawing (B), it is made as [generate / an image without clinch distortion increased, the vertical the number of pixels, i.e., number of horizontal scanning lines,].

[0060] In addition, in order to use the method of reproducing the original image from the above distortion images, a motion needs to be in a distortion image (the same is said of the original image [Therefore]). however -- although resolution worsens as it mentioned above, when there was no motion in a distortion image -- a screen -- since admiration is not produced rustlingly, clinch distortion does not pose a problem so much visually.

[0061] Furthermore, when a body from which the configuration changes is displayed as a distortion image, it is required for the speed v_2 of a motion (migration) of the body itself to be quick enough to the speed v_1 from which the configuration changes (it to be $v_1 < v_2$). However, generally this (it is $v_1 < v_2$) is materialized in many cases.

[0062] Next, drawing 4 shows the example of a configuration of the distortion amendment section 4 of drawing 1. In addition, in order to simplify explanation, the distortion image which was obtained by photoing scenery etc. a pan and by carrying out a tilt in the video camera and with which a full screen carries out the same motion shall be inputted here.

[0063] The frame memory section 11 is made as [memorize / the continuous distortion image of two frames]. That is, the frame memory section 11 has present frame memory 11A and before frame memory 11B, and the present frame into which present frame memory 11A was inputted now is made as [memorize / the before frame in front of / of the present frame / one (therefore, frame memorized by the present frame memory 11A until just before the present frame was supplied to present frame memory 11A) / before frame memory 11B / , respectively].

[0064] The motion detecting element 12 detects the motion vector showing the motion to the before frame of the present frame with reference to the frame memory section 11, and is made as [supply / a controller 14]. In addition, since that to which a full screen carries out the same motion as a distortion image is inputted here as mentioned above, it is made as [detect / one motion vector] about the full screen (one frame). Moreover, the motion detecting element 12 is made here as [detect / in an unit finer than the pixel which constitutes a distortion image / a motion] only about the component of the direction which clinch distortion has produced among the components which constitute a motion vector, i.e., a perpendicular direction.

[0065] Here, detection of the motion vector in an unit finer than a pixel can be performed as follows, for example. Namely, for example, the 8x8 pixels (horizontal x length) block of the present frame which is going to detect a motion vector The block of the same form in the same magnitude as (calling it a processing-object block suitably hereafter) It thinks to the position of a before frame and asks for the absolute value sum of the difference of the pixel values of the pixel in the corresponding location of the block (suitably henceforth a reference block) and processing-object block etc. first (suitably henceforth an error).

[0066] Although the vector to the processing-object block from the location of the reference block which gives the minimum value among the errors which move a reference block to locations various in a pixel unit, and are acquired is made into a motion vector when detecting a motion vector per pixel Thus, after detecting a motion vector per pixel, for example, as shown in drawing 5 The response relation between an error and the location of a reference block is considered, and if it asks for the location (portion shown by x mark in drawing 5) of the reference block of the minimum value obtained when linear interpolation of the error is carried out in a straight line, the vector corresponding to the location will turn into a motion vector in an unit finer than a pixel.

[0067] Return and the scene change detecting element 13 are made by drawing 4 as [detect / the so-called scene change] by referring to the frame memory section 11. That is, the scene change detecting element 13 calculates the minimum value of the error of each block which constitutes the present frame from a pixel unit mentioned above like the case where a motion vector is detected, for example, when the total about the block which constitutes the present frame of the minimum value of the error is beyond a predetermined threshold, judges with it having applied to the present frame from the before frame, and there having been a scene change, and is made as [output / to a controller 14 / that].

[0068] The controller 14 is made as [control / based on the motion vector from the motion detecting element 12 / the write-in address and the read-out address in the memory section 15 for resolution creation]. Moreover, the controller 14 is made also as [clear / to predetermined initial value / the storage value] while resetting the write-in address and the read-out address in the memory section 15 for resolution creation, when the purport which is a scene change is received from the scene change detecting element 13.

[0069] The memory section 15 for resolution creation consists of memory which has more storage capacity than one frame of a distortion image, under control of a controller 14, reads the image data which memorized and memorized the image data of the present frame memorized by present frame memory 11A of the frame memory section 11, and is made as [output / to vertical LPF16].

[0070] That is, the memory section 15 for resolution creation is made as [memorize / the image data about the pixel of PV' individual / horizontally (the direction of a horizontal scanning line) the image data about the pixel of PH' individual can be memorized, and / perpendicularly / , respectively], as shown in drawing 6 . When the number of pixels of horizontally a distortion image is constituted, or a perpendicular direction is set to PH or PV, respectively, in addition, here They are $PH' \geq PH$ and $PV' \geq 4PV$. For example, therefore, the memory section 15 for resolution creation It is made as [memorize / the pixel of 4 times or more of the vertical number of pixels which constitutes a distortion image for the pixel more than the horizontally same number as the horizontal number of pixels which constitutes a distortion image perpendicularly / , respectively].

[0071] Here, the absolute address and a relative address are defined about the address of the memory section 15 for resolution creation. The absolute address makes the storage region on the leftmost of the memory section 15 for resolution creation a zero (0 0), the horizontal or the perpendicular direction is sequentially given to it as x or the y-axis, respectively, therefore it is the i+1st from the left, and the j+1st absolute addresses have become (i, j) from the top.

[0072] On the other hand, as a relative address is shown in drawing 7 , the absolute address which the relative address pointer has pointed out is made into a zero, it is the i+1st from the left of a relative address pointer, and the j+1st relative addresses are expressed as (i, j) from a top.

[0073] The relative address pointer is made as [control / by the controller 14], and the writing of the image data to the memory section 15 for resolution creation and read-out of the image data from there are made as [carry / for the range of a $PH \times 4PV$ pixel (portion shown by the dotted line in this drawing) (suitably henceforth an access range)], for example, it makes a relative address pointer into the point of most the upper left.

[0074] As mentioned above, the writing of the image data to the memory section 15 for resolution creation is performed for an access range, and the magnitude of an access range serves as the range of a $PH \times 4PV$ pixel here. Therefore, although only the writing of the pixel of the same number as the horizontal number of pixels which constitutes a distortion image horizontally in an access range is made in this case, perpendicularly, a 4 times as many pixel as the vertical number of pixels which constitutes a distortion image can be written in. It did as [explained / drawing 2 or drawing 3] in this way for generating an image without clinch distortion which the vertical number of pixels (the number of horizontal scanning lines) increased (creation) by assuming the pixel in the location corresponding to the motion about each frame of a distortion image.

[0075] That is, although the writing of the distortion image of one frame to an access range is horizontally performed one by one from the address which a relative address pointer points out as a slash is attached and shown in drawing 8 , perpendicularly, it is performed every three lines from the address which a relative address pointer points out. Therefore, a motion of the perpendicular direction for 1 pixel in a distortion image will be equivalent to 4 pixels in an access range, consequently can assume a pixel by $1/4$ pixel in the location corresponding to a motion of the perpendicular direction of an unit in a distortion image. That is, if it observes only perpendicularly, a motion of a distortion image will be followed, and it is an unit (here) finer than 1 pixel about an access range. If it can be made to move

in one fourth of the units of the distance between the pixels which constitute a distortion image and a distortion image is written in such an access range every three lines. The image with which between horizontal scanning lines is filled with and vertical resolution became 4 times as drawing 2 and drawing 3 explained (since the image with which resolution was created so to speak is obtained in this way). That is [it is calling the memory section 15 the memory section for resolution creation], the image with which the number of vertical sampling points increased 4 times will be obtained as an original image.

[0076] The image data which the vertical number of pixels by which was memorized by drawing 4 at return and the memory section 15 for resolution creation, and reading appearance was again carried out from the access range increased is made as [supply / vertical LPF16]. To the image data from the memory section 15 for resolution creation, by applying LPF perpendicularly, vertical LPF16 is restricted so that clench distortion may not produce the highest frequency component, even if the number of vertical sampling points is set to one fourth, and it is made as [supply / the frame memory section 17]. the frame memory section 17 be make as [output / the image which consist of a line of the same number as the number of lines which constitute the distortion image of one frame / constitute and] by read the image data which stored temporarily and memorized the image data to which the vertical highest frequency which have the same storage capacity for example , as an access range , and be supply from vertical LPF be restricted to for example , every 3 line (3 horizontal scanning lines) .

[0077] Next, actuation of the distortion amendment section 4 of drawing 4 is explained with reference to the flow chart of drawing 9 .

[0078] A distortion image is supplied to the frame memory section 11, and is memorized by present frame memory 11A. And if the distortion image of the following frame is supplied, the distortion image with which it was memorized by present frame memory 11A until now while the distortion image was memorized by present frame memory 11A as the present frame will be supplied to before frame memory 11B as a before frame, and will be memorized. Hereafter, the same processing is repeated in the frame memory section 11.

[0079] In present frame memory 11A of the frame memory section 11, if the first frame is memorized, by the scene change detecting element 13, what the first frame was memorized for by present frame memory 11A will be detected the same with detecting a scene change, and the purport that there was a scene change will be told to a controller 14.

[0080] Although the absolute value sum of both difference becomes large and a scene change is detected as mentioned above by it by the scene change detecting element 13 here since image data is not memorized yet by before frame memory 11B when the first frame is memorized by present frame memory 11A. Here, since it is not necessary to distinguish whether the frame of a scene change or the beginning was memorized by present frame memory 11A, it is satisfactory.

[0081] A controller 14 will reset the memory section 15 for resolution creation in step S1, if a scene change (however, it mentioned above actually like not a scene change but storage of the frame of the beginning to present frame memory 11A) is received from the scene change detecting element 13. That is, a relative address pointer is moved to the zero (0 0) of the absolute address, and all the storage values of the memory section 15 for resolution creation are further cleared to predetermined initial value.

[0082] And it progresses to step S2, and the distortion image memorized by present frame memory 11A is supplied to the memory section 15 for resolution creation, and is memorized. As mentioned above, the writing of this distortion image is performed to access within the limits, and, perpendicularly, is performed every (every 3 pixels) 4 pixels. In addition, address control when writing a distortion image in the memory section 15 for resolution creation is performed by the controller 14.

[0083] Then, it progresses to step S3 and interpolation of the storage region where the writing of a distortion image is not performed to access within the limits is performed. That is, perpendicularly, as mentioned above, since the writing of the distortion image to access within the limits in step S2 is performed every 4 pixels, it becomes that in which the crevice opened so to speak by having read it as it was. So, at step S3, interpolation of the storage region where the writing of a distortion image is not performed to access within the limits is performed. Since only the writing of the portion (line) which attaches and shows a slash to drawing 8 is performed after termination of step S2, specifically at step S3, the portion into which the writing was performed is copied to three lines under it, for example.

[0084] After interpolation is completed, it progresses to step S4, and reading appearance of the image data of access within the limits is carried out, and it is outputted through vertical LPF16 and the frame memory section 17. In addition, address control when reading the image data of access within the limits is also performed by the controller 14. Moreover, unlike the time of writing, read-out of the image data from access within the limits is performed for every line, without opening a crevice.

[0085] Then, if the following frame is supplied to the frame memory section 11, in the scene change detecting element 13, it will be judged in step S5 whether there was any scene change. In step S5, when judged with there having been a scene change, return and the same processing as the case where it mentions above are performed to step S1.

[0086] On the other hand, when judged with there having been no scene change in step S5, it progresses to step S6 and a motion vector is detected in the motion detecting element 12. In addition, perpendicularly, as it mentioned above, a motion vector is detected in an unit shorter than the gap of one line here. The motion vector detected by the motion detecting element 12 is supplied to a controller 14. If a controller 14 receives a motion vector, only the part corresponding to the motion vector will move a relative address pointer.

[0087] Here, although only the number of pixels as a component with a horizontally horizontal motion vector with the same relative address pointer is moved, perpendicularly, only the same number of pixels as what rounded off the value which doubled the component of the perpendicular direction of a motion vector four, for example is moved. This is because an access range has the storage capacity corresponding to an image 4 times the number of pixels of distortion perpendicularly as mentioned above.

[0088] After migration of a relative address pointer, it progresses to step S8 and the distortion image (image with which the motion vector was detected at step S6) memorized by present frame memory 11A is supplied to the memory section 15 for resolution creation. And like the case in step S2, the distortion image is written in access within the limits every four lines, and progresses to step S9. In step S9, like the case in step S4, reading appearance of the image data of access within the limits is carried out, and it is outputted through vertical LPF16 and the frame memory section 17.

[0089] Then, it progresses to step S10 and it is judged whether supply of the image to whether the distortion image was completed and the frame memory section 11 was lost. In step S10, when judged with the distortion image not being completed (i.e., when the following frame is further supplied to the frame memory section 11), step S5 thru/or processing of S10 are repeated until it is judged with step S5 having had a scene change at return and step S5 or is judged with the distortion image having been completed at step S10. Moreover, in step S10, when judged with the distortion image having been completed, processing is ended.

[0090] By repeating step S5 thru/or processing of S10, as drawing 2 and drawing 3 explained, a pixel is assumed in the location corresponding to the motion between the horizontal scanning lines of a distortion image (the 1st image), and, thereby, the original image (the 2nd image) is reproduced at access within the limits. Namely, now, supposing the highest frequency of the perpendicularly it is contained in the original image is $1/2$ or less [of the frequency corresponding to one fourth of the horizontal scanning periods of a distortion image] By repeating step S5 thru/or processing of S10 several times, the image without the clinch distortion of a perpendicular direction perpendicularly sufficient sampling point (pixel) (sampling point required to satisfy the theorem of a sampling) was assumed to be is formed in access within the limits.

[0091] Therefore, it becomes possible by being made to perform processing for Y/C separation, and noise rejection and an image quality improvement, and other signal processing to an image without such clinch distortion to prevent the evil produced conventionally.

[0092] Moreover, if CRT6 is the thing of high resolution which has a 4 times as many horizontal scanning line as a distortion image, it will become possible to display the image of high resolution without the clinch distortion of a perpendicular direction by supplying the storage value of access within the limits in the memory section 15 for resolution creation to CRT6 as it is.

[0093] In addition, in order to display the image which has the same resolution as a distortion image here by minding vertical LPF16 and the frame memory section 17 for the output of the memory section 15 for resolution creation, resolution does not improve, but since it is band-limited by vertical LPF16, there is nothing of a screen which was mentioned above that admiration produces rustlingly, and it can prevent making a viewer sense big sense of incongruity.

[0094] Moreover, when the highest frequency of the perpendicularly it is contained in the original image is higher than one half of the frequency corresponding to one fourth of the horizontal scanning periods of a distortion image, even if it repeats step S5 thru/or processing of S10 how many times, the image which the theorem of a sampling is not fulfilled and does not have the clinch distortion of a perpendicular direction is not obtained. however, the evil on signal processing which the vertical number of pixels could obtain the image which reduced the clinch distortion of a perpendicular direction since it increased, therefore had been conventionally produced even if it was this case and a screen -- admiration etc. can be reduced rustlingly.

[0095] Next, drawing 10 shows other examples of a configuration of the distortion amendment section 4 of drawing 1 . In addition, about the case in drawing 4 , and the

corresponding portion, the same sign is attached among drawing, and, below, the explanation is omitted suitably. That is, this distortion amendment section 4 is constituted like the case [while the synthetic section 24 is newly formed in the field division section 21, Switches 22A and 22B, Memory 23A and 23B, and a list, replace with a controller 14 or the memory section 15 for resolution creation, and Controllers 14A and 14B or the memory sections 15A and 15B for resolution creation are formed respectively, and also] in drawing 4 , and the basic target.

[0096] Moreover, in drawing 4 , although the distortion image with which a full screen carries out the same motion shall be inputted, the distortion images (for example, thing to which the aircraft used as a foreground is flying the empty used as a background) which consist of two fields, the 1st as two or more fields where one frame carries out a different motion, and the 2nd, shall be inputted here.

[0097] Thus, since the distortion image which consists of two fields, the 1st and the 2nd, is inputted, in the field division section 21, a distortion image is divided into the two fields, the 1st and the 2nd, here based on the output of the motion detecting element 12.

[0098] That is, although made as [detect / in drawing 4 / one motion vector about a full screen], the motion detecting element 12 detects a motion vector in the block unit which divided the distortion image into the block of 8x8 pixels, 16x16 etc. pixels, etc., and is made here as [output / to the field division section 21 / the motion vector of the block unit].

[0099] the field division section 21 -- the difference of the motion vector from the motion detecting element 12, and the pixel values of the adjoining pixel -- it is performing processing for field division using others, and performing required processing of smoothing and others further, and the 1st and the 2nd field which constitute a distortion image are recognized (carrying out field division), and Switches 22A and 22B are controlled corresponding to the recognition result. That is, for example, while turning ON switch 22A, switch 22B is turned OFF and, thereby, memory 23A is made to supply and memorize the pixel value of the pixel which constitutes the 1st field to the timing to which reading appearance of the pixel value of the pixel which constitutes the 1st field from the frame memory section 11 is carried out. Moreover, while turning OFF switch 22A, switch 22B is turned ON and, thereby, memory 23B is made to supply and memorize the pixel value of the pixel which constitutes the 2nd field to the reverse to the timing to which reading appearance of the pixel value of the pixel which constitutes the 2nd field from the frame memory section 11 is carried out.

[0100] Field division of the distortion image is carried out to the 1st and the 2nd field as mentioned above, and Memory 23A and 23B memorizes, respectively.

[0101] Moreover, the field division section 21 asks for one motion vector representing the 1st or 2nd field based on the motion vector of the block included to the 1st or 2nd field, for example, and outputs it to Controllers 14A or 14B, respectively. Controller 14A and memory section 15A for resolution creation, and controller 14B and memory section 15B for resolution creation Although all correspond to the controller 14 of drawing 4 , and the memory section 15 for resolution creation and a controller 14 and the memory section 15 for resolution creation were made as [process / for one frame of the whole] Controller 14A and memory section 15 for resolution creation A or controller 14B, and memory section 15B for resolution creation are made as [process / for the 1st or 2nd field memorized by

Memory 23A or 23B /, respectively].

[0102] therefore -- here -- the memory sections 15A or 15B for resolution creation -- a pixel is assumed in the location between the horizontal scanning lines of the 1st or 2nd field, and, thereby, the original image is reproduced about each 1st or 2nd field at each access within the limits (creation).

[0103] In addition, Controllers 14A or 14B are made like the case in a controller 14 as [reset / the memory sections 15A or 15B for resolution creation /, respectively], if the purport which is a scene change is received from the scene change detecting element 13.

[0104] the memory sections 15A or 15B for resolution creation -- each of 1st or 2nd field where the pixel was assumed in the location between the horizontal scanning lines memorized at each access within the limits is supplied to the synthetic section 24, and is compounded there. The image of high resolution without the clinch distortion of a perpendicular direction which consists of the 1st and the 2nd field is formed by this, and this image is outputted through vertical LPF16 and the frame memory section 17.

[0105] As mentioned above, even if it is the distortion image which consists of two fields, the 1st and the 2nd, an image without the clinch distortion of a perpendicular direction (it decreased) can be obtained by processing for every field.

[0106] In addition, what is necessary is to process each of the three or more fields, and just to make it a distortion image consist of two fields in an above-mentioned case, but compound, in being what a distortion image becomes from three or more fields.

[0107] Furthermore, in the above-mentioned case, the clinch distortion of a perpendicular direction was removed, but when a horizontal clinch distortion is included in an image, it is possible to remove the clinch distortion similarly. That is, it is possible to remove a horizontal clinch distortion which this produces horizontally, for example when the limit of a frequency band is not performed like the case where it mentions above.

[0108] Moreover, in the above-mentioned case, the pixel 4 times the number of the number of pixels of a distortion image (the number of horizontal scanning lines) was assumed perpendicularly, but the number of pixels to assume is not limited to this.

[0109] Furthermore, although an access range may be protruded from the storage region of the memory section 15 for resolution creation depending on the location of a relative address pointer shown in drawing 7, in such a case, the flash portion is secured in a location when the storage region in the storage region of the memory section 15 for resolution creation assumes that repeat existence is recognized on the outskirts. That is, the location is secured in the storage region of the memory section 15 for resolution creation where the absolute address is expressed with $(\text{mod}(X, PH'), \text{mod}(Y, PV'))$ when $X \geq PH'$ and the location where the absolute address is expressed with (X, Y) come to be now included in an access range as $Y \geq PV'$. However, $\text{mod}(a, b)$ expresses the remainder when doing the division of the a by b .

[0110] Moreover, although a motion of a distortion image is detected in a unit finer than the pixel which constitutes that distortion image in an above-mentioned case and the image of the origin which does not have clinch distortion was restored by assuming a pixel in the location corresponding to that motion, for example, this reload can also be carried out as follows. That is, both relation can be expressed with a degree type, if a distortion image is expressed as P' while expressing now the image of the origin which does not have

clinch distortion as P.

[0111] $P'=f(P)$

However, $f()$ expresses the function which carries out the subsample of the image in a parenthesis.

[0112] In this case, if the inverse function of $f()$ is expressed as $g()$, formula $P=g(P')$ will be realized.

[0113] Therefore, theoretically, even if it does not detect a motion of a distortion image, the reload to the original image P of distortion image P' can be performed, if function $g()$ is known.

[0114] As mentioned above, this invention namely, the signal (sampled value) of the location where the original images P differ Since it collects from distortion image P' of the multiple frame which continues in time, between the horizontal scanning lines in the location of immobilization is filled and the original image P is constituted, function $g()$ For example, while using the original image P as educator data, distortion image P' of the multiple frame which continues in time obtained by carrying out the subsample of the image P of the origin of it is used as study data. Asking is possible and the reload of the original image P can also be made to be carried out by learning by function $g()$ for which carried out in this way and it asked.

[0115] Next, the thing made to increase the number of pixels of the image to the location corresponding to a motion of an image by assuming a pixel as drawing 2 explained The image of other, for example, a standard, resolution [clearance / of clinch distortion], or a low resolution It can apply, when changing (it is hereafter called SD (Standard Definition) image suitably) into the image (suitably henceforth HD (High Definition) image) of high resolution and expanding an image.

[0116] Then, drawing 11 shows the example of a configuration of the gestalt of 1 operation of the television receiver which changes and displays the television broadcasting signal of SD image on HD image. In addition, about the case in drawing 1 , and the corresponding portion, the same sign is attached among drawing. That is, replace with the distortion amendment section 4 or CRT6, and the resolution converter 34 or CRT36 is formed, respectively, and also the television receiver of drawing 11 is constituted like the television receiver and basic target of drawing 1 .

[0117] The resolution converter 34 changes SD image from A/D converter 3 into HD image, and is made as [supply / D/A converter 5]. CRT36 is CRT of the high resolution corresponding to HD image, and is made as [display / from the resolution converter 34 / HD image supplied through D/A converter 5].

[0118] Drawing 12 shows the example of a configuration of the resolution converter 34 of drawing 11 . In addition, about the case in drawing 4 or the distortion amendment section 4 of drawing 10 , and the corresponding portion, the same sign is attached among drawing.

[0119] That is, in the resolution converter 34, the M high resolution object generation sections 411 corresponding to controller 14A in drawing 10 , memory section 15for resolution creation A, switch 22A and memory 23A, controller 14B, memory section 15for resolution creation B, switch 22B, and memory 23B thru/or 41M are prepared. 41m of however, high resolution object generation sections -- ($m = 1, 2, \dots, M$) -- Controller 14A in drawing 10 , memory section 15for resolution creation A, Switch 22A and memory 23A,

controller 14B, memory section 15 for resolution creation B, It has the write-in flag storage section 42 and the pixel generation section 43 other than the controller 14 corresponding to switch 22B and memory 23B, the memory section 15 for resolution creation, a switch 22, and memory 23.

[0120] The write-in flag storage section 42 is made as [memorize / the write-in flag of the same number as the number of pixels which the memory section 15 for resolution creation memorizes]. The write-in flag is made as [reset / by 0], when it is a 1-bit flag showing whether the pixel of SD image is memorized, for example, it is set to 1 by the address with which the memory section 15 for resolution creation corresponds here when memorizing, and not memorizing to it. This write-in flag is made as [reset / set/] by the controller 14. In addition, since the storage value in the address is initial value when the pixel of SD image is not memorized to a certain address of the memory section 15 for resolution creation, it can also be said that a write-in flag is a flag with which the storage value of the memory section 15 for resolution creation expresses whether it is initial value.

[0121] When the storage value by which reading appearance was carried out from the memory section 15 for resolution creation with reference to the write-in flag storage section 42 judges whether it is initial value and is initial value, the pixel generation section 43 It is made as [generate / storage values 14 other than initial value of the memory section 15 for resolution creation, i.e., a controller, / the pixel of HD image corresponding to the address of the storage value / using the pixel of SD image in which it was written by the memory section 15 for resolution creation].

[0122] In addition, if the number of pixels of horizontally SD image is constituted, or a perpendicular direction is set to PH or PV here, respectively, for example as shown in drawing 13 Number PH of pixels' of horizontal [which can memorize the memory section 15 for resolution creation], and a perpendicular direction, and PV' It is $PH' \geq 2PH$ and $PV' \geq 2PV$, therefore the memory section 15 for resolution creation is made as [memorize / horizontal and a twice / more than / as many pixel as the number of pixels which constitutes SD image about vertical all]. Moreover, as shown in drawing 13, let the access range be the range of the $2PH \times 2PV$ pixel which makes a relative address pointer the point of most the upper left.

[0123] Furthermore, in the motion detecting element 12, it is made as [detect / in the unit horizontally finer than the pixel of SD image about which direction of vertical / a motion].

[0124] Here, since each of high resolution object generation sections 411 thru/or 41M is constituted similarly, below, they explains only the high resolution object generation section 411 of them.

[0125] the resolution converter 34 constituted as mentioned above -- SD image from A/D converter 3 -- the -- the resolution (pixel number) of horizontal or a perpendicular direction -- for example, it is changed by HD image doubled, respectively.

[0126] That is, to the frame memory section 11, from A/D converter 3 (drawing 11), SD image is supplied, and as SD image from A/D converter 3 mentioned above, sequential storage is carried out there.

[0127] And in the motion detecting element 12, a horizontal direction and a perpendicular direction are detected in an unit with the motion vector of SD image memorized by the frame memory section 11 finer than the pixel of the SD image, and are supplied to the field

division section 21.

[0128] the field division section 21 -- the difference of the motion vector from the motion detecting element 12, and the pixel values of the adjoining pixel -- it is performing processing for field division using others, and performing required processing of smoothing and others further, and field division of the SD image is carried out to the field of some objects which constitute it, and a switch 22 is controlled corresponding to the field division result. Namely, while the pixel value of the pixel (pixel of SD image (suitably henceforth SD pixel)) which constitutes the field of a predetermined object turns ON a switch 22 from the frame memory section 11 for example, to the timing by which reading appearance is carried out All the switches that other high resolution object generation sections 412 thru/or 41M build in are turned OFF, and, thereby, memory 23 is made to supply and memorize SD pixel (pixel value) which constitutes the field of a predetermined object.

[0129] Moreover, the field division section 21 asks for one motion vector representing the field of the object which made memory 23 memorize SD pixel based on the motion vector of the block included to the field, and outputs it to a controller 14. A controller 14 moves the relative address pointer in the memory section 15 for resolution creation according to the motion vector from the field division section 21, and the access range which makes the relative address pointer after the migration the top-most vertices of most the upper left is made to memorize SD pixel memorized by memory 23. Furthermore, a controller 14 sets to 1 the thing corresponding to the address of the memory section 15 for resolution creation which wrote in SD pixel among the write-in flags memorized by the write-in flag storage section 42. In addition, the writing of SD pixel to an access range being level here and a perpendicular direction are performed alternately (every 2 pixels).

[0130] Therefore, also horizontally, a pixel is assumed in addition to a perpendicular direction, and, thereby, horizontal and HD image which doubled each vertical number of pixels of SD image are reproduced here at access within the limits of the memory section 15 for resolution creation (creation).

[0131] in addition, a controller 14 will reset the memory section 15 for resolution creation, if the purport which is a scene change is received from the scene change detecting element 13 (clear), and also it resets the write-in flag storage section 42 -- it is made like (all write-in flags are reset to 0).

[0132] Reading appearance of all the storage values of access within the limits of the memory section 15 for resolution creation is carried out under control of a controller 14 as a pixel (suitably henceforth HD pixel) which constitutes HD image, and they are supplied to the pixel generation section 43. The pixel generation section 43 judges whether the value to which the storage value by which reading appearance was carried out as an HD pixel judged by referring to the write-in flag storage section 42 for whether it is initial value (detection), namely, reading appearance was carried out as an HD pixel is SD pixel written in from memory 23, and generates HD pixel based on the judgment result.

[0133] That is, as shown in drawing 13 here, since it has an address space corresponding to the number which doubled the number of vertical pixels, respectively and the access range was moved according to the motion vector, SD pixel has not necessarily been written [that an access range is / of SD image of one screen / horizontal, or] for the access range in always and its whole. Then, the pixel generation section 43 is made as [output / when it is

not SD pixel (i.e., when it is the initial value written in after detection of a scene change) / judge whether the storage value of each address of access within the limits is SD pixel, and / using SD pixel already written in / HD pixel / by outputting the SD pixel as an HD pixel as it is, in being SD pixel, / to an access range / generate and].

[0134] HD pixel which the pixel generation section 43 outputs as mentioned above and which constitutes a predetermined object is supplied to the synthetic section 24.

[0135] In the synthetic section 24, other high resolution object generation sections 412 thru/or 41M It is made as [supply / other objects which consist of HD pixels generated like the high resolution object generation section 411]. In the synthetic section 24 The object which consists of these HD pixels is compounded, and, thereby, horizontal or HD image which doubled the vertical number of pixels (resolution), respectively of SD image is formed.

[0136] This HD image is supplied and displayed on CRT36 through D/A converter 5 (drawing 11).

[0137] Next, with reference to the flow chart of drawing 14, write-in processing of SD pixel to the memory section 15 for resolution creation in the high resolution object generation section 411 of drawing 12 is explained further.

[0138] Write-in processing of drawing 14 is performed in memory 23, whenever SD pixel in one frame which constitutes a predetermined object is memorized.

[0139] That is, if SD pixel which constitutes the predetermined object of one frame in memory 23 is memorized, a controller 14 will judge first whether the scene change arose by referring to the output from the scene change detecting element 13 in step S11. In step S11, when judged with the scene change having arisen, it progresses to step S12 and the resolution creation memory section 15 is reset. That is, like the case in step S1 of drawing 9, while a relative address pointer is moved to the zero (0 0) of the absolute address, all the storage values of the memory section 15 for resolution creation are cleared by predetermined initial value.

[0140] And it progresses to step S13, and a controller 14 resets further all the write-in flags memorized by the write-in flag storage section 42 to 0 (clear), and progresses to step S14. At step S14, SD pixel memorized by memory 23 is written in access within the limits which makes a relative address pointer the top-most vertices of most the upper left.

[0141] In addition, it is alternately carried out about vertical all from the address which a relative address pointer points out, and, thereby, a pixel is assumed by 1/2 pixel here in that the writing of SD pixel to an access range is horizontal, and the location corresponding to a motion of horizontal and the perpendicular direction of an unit in SD image.

[0142] After the writing to the memory section 15 for resolution creation of SD pixel of the object memorized by memory 23 is completed, it progresses to S15 from step S14, and a controller 15 sets to 1 the write-in flag corresponding to the address of the memory section 15 for resolution creation with which SD pixel was written in among the write-in flags memorized by the write-in flag storage section 42, and ends write-in processing.

[0143] On the other hand, when judged with the scene change having not arisen in step S11, it progresses to step S16, and corresponding to the motion vector which the field division section 21 outputs, a controller 14 moves a relative address pointer and progresses to step S14. At step S14, SD pixel memorized by memory 23 is written in access within the

limits which makes the relative address pointer after the migration the top-most vertices of most the upper left, as mentioned above, it progresses to step S15, and the write-in flag corresponding to the address of the memory section 15 for resolution creation with which SD pixel was written in is set to 1, and ends write-in processing.

[0144] By performing the above write-in processings, HD image which doubled the resolution of the horizontal direction of SD image or each perpendicular direction is formed in the memory section 15 for resolution creation.

[0145] For example, now, the object of the triangle which constitutes a certain SD image is moving, as shown in drawing 15 (A) thru/or drawing 15 (D). Namely, in the Nth frame It is the SD pixels a and e (drawing 15 (A)), and suppose that an object is constituted from (drawing 15 (B)) and the N+2nd frame by the SD pixels h and k, and is constituted from the SD pixels f and g by the SD pixels l and m at (drawing 15 (C)) and the N+3rd frame, respectively in the N+1st frame.

[0146] In this case, the horizontal and perpendicular direction of access within the limits to which the SD pixels a and e in the Nth frame make a relative address pointer the top-most vertices of most the upper left as shown in drawing 15 (E) are written in the address in every other one. Here, in the address with which SD pixel was written in, a slash is attached and drawing 15 (E) is shown (also setting to drawing 15 (F) thru/or drawing 15 (H) the same).

[0147] Furthermore, a relative address pointer is moved corresponding to a motion of an object at the time of the writing of the SD pixels f and g in the N+1st frame, and the horizontal and perpendicular direction of access within the limits to which Pixels f and g make the relative address pointer after the migration the top-most vertices of most the upper left as shown in drawing 15 (F) are written in the address in every other one. Moreover, a relative address pointer is moved corresponding to a motion of an object at the time of the writing of the SD pixels h and g in the N+2nd frame, and the horizontal and perpendicular direction of access within the limits to which the SD pixels h and g make the relative address pointer after the migration the top-most vertices of most the upper left as shown in drawing 15 (G) are written in the address in every other one. And a relative address pointer is moved corresponding to a motion of an object at the time of the writing of the SD pixels l and m in the N+3rd frame, and the horizontal and perpendicular direction of access within the limits to which the SD pixels l and m make the relative address pointer after the migration the top-most vertices of most the upper left as shown in drawing 15 (H) are written in the address in every other one.

[0148] As mentioned above, detect a motion of SD image in an unit finer than SD pixel unit, and a relative address pointer is moved according to the motion. Level and HD image which turned into the image twice the number of pixels of SD also perpendicularly can be formed by the thing of access within the limits which makes the relative address pointer after the migration the top-most vertices of most the upper left for SD pixel for which level and a perpendicular direction are written in the address in every other one.

[0149] Next, with reference to the flow chart of drawing 16 , read-out processing of HD pixel from the memory section 15 for resolution creation in the high resolution object generation section 411 of drawing 12 is explained further.

[0150] Read-out processing of drawing 16 is performed whenever write-in processing of

drawing 14 is completed.

[0151] Namely, after the writing of SD pixel to the memory section 15 for resolution creation about a certain frame is completed, in step S21, a controller 21 reads the storage value of access within the limits of the memory section 15 for resolution creation, and supplies it to the pixel generation section 43.

[0152] If the storage value of the predetermined address of access within the limits is received, in step S22, the pixel generation section 43 will be referring to the write-in flag storage section 42, and will judge whether the write-in flag corresponding to the address is set. When judged with the write-in flag corresponding to the predetermined address not being set in step S22, That is, SD pixel is not memorized yet to the address (after the last scene change is detected). Therefore SD pixel is not written in yet, the address is in a condition [being reset in step S12 of drawing 14]. When initial value is memorized (such the address is hereafter called non-memory address suitably) and there, it progresses to step S23, and generation processing which generates HD pixel corresponding to the non-memory address is performed, and it progresses to step S24. In this case, at step S24, HD pixel generated at step S23 is outputted to the synthetic section 24.

[0153] That is, since SD pixel will not necessarily always be written in the whole by the access range as mentioned above, in the pixel generation section 43, HD pixel corresponding to a non-memory address is generated about the address (non-memory address) with which SD pixel is not written in using the SD pixel SD pixel is remembered to be to the address (suitably henceforth an existing memory address) already written in.

[0154] When it is judged with the write-in flag corresponding to the predetermined address being set in step S22 on the other hand, Namely, when SD pixel is memorized to the address, step S23 is skipped (after the last scene change is detected, when there is writing of SD pixel). It progresses to step S24 and the SD pixel memorized is outputted to the synthetic section 24 as it is as an HD pixel.

[0155] After processing of step S24, it progresses to step S25 and it is judged whether reading appearance of all the storage values of access within the limits was carried out. It sets to step S25, and when it still judges that reading appearance is not carried out by the storage value (however, storage value here corresponding to an object) of access within the limits for all, the same processing is repeated by step S21 for return and the storage value by which reading appearance is not carried out yet. On the other hand, it sets to step S25, and when it judges that reading appearance was carried out by all the storage values of access within the limits, read-out processing is ended.

[0156] Next, with reference to the flow chart of drawing 17 , generation processing of HD pixel of step S23 in drawing 16 is explained. In addition, this generation processing is performed in the pixel generation section 43, as mentioned above.

[0157] The pixel generation section 43 detects what is around the pixel corresponding to a non-memory address among the pixels memorized by the existing memory address in step S31 first (suitably henceforth a memorized circumference pixel). In addition, this detection is performed by referring to the write-in flag storage section 42.

[0158] And it progresses to step S32, and the pixel generation section 43 reads the memorized circumference pixel detected at step S31 from the memory section 15 for resolution creation, and progresses to step S33. At step S33, the pixel generation section 43

generates and carries out the return of the pixel corresponding to a non-memory address using the memorized circumference pixel read at step S32.

[0159] Here, as a generation method of the pixel corresponding to the non-memory address which uses a memorized circumference pixel, there is linear interpolation etc., for example.

[0160] By the way, in simple interpolation of linear interpolation etc., what contains the high frequency component which is not contained in the memorized circumference pixel as a pixel corresponding to a non-memory address is ungenerable.

[0161] Then, although this applicant has proposed previously the image transformation equipment changed into HD image also containing the high frequency component which is not contained in SD image there, he can apply this image transformation equipment to generation of the pixel corresponding to a non-memory address.

[0162] In this image transformation equipment, it is made as [restore / by performing adaptation processing which calculates the forecast of the pixel of HD image by the linear combination of SD image and a predetermined prediction coefficient / to SD image / the high frequency component which is not contained].

[0163] That is, it considers asking for forecast [of the pixel value y of HD pixel which constitutes HD image] $E[y]$ now for example, with the primary linearity joint model to which it is specified by the pixel value (suitably henceforth study data) x_1 of some SD pixels, x_2 , ..., the predetermined prediction coefficients w_1 and w_2 , and the linear combination of ... In this case, forecast $E[y]$ can be expressed with a degree type.

[0164]

$$E[y] = w_1 x_1 + w_2 x_2 + \dots \dots (1)$$

[0165] Then, it is [Equation 1] about matrix Y' which becomes by the matrix X which becomes by the matrix W which becomes by the set of a prediction coefficient w , and the study data aggregate in order to become common, and the set of forecast $E[y]$.

If a definition is come out and given, the following observation equations will be materialized.

[0166]

$$XW=Y' \dots (2)$$

[0167] And it considers applying a least square method to this observation equation, and asking for forecast $E[y]$ near the pixel value y of HD pixel. In this case, it is [Equation 2] about the matrix E which becomes by the set of the matrix Y which becomes by the set of the true pixel value y of HD pixel used as educator data, and the remainder e of forecast $E[y]$ to the pixel value y of HD pixel.

If a definition is come out and given, the following remainder equations will be materialized from an equation (2).

[0168]

$$XW=Y+E \dots (3)$$

[0169] In this case, the prediction coefficient w_i for asking for forecast $E[y]$ near the pixel value y of HD pixel is a square error [several 3].

It can ask by making it min.

[0170] Therefore, it will be called an optimum value, when what differentiated the above-mentioned square error with the prediction coefficient w_i is set to 0, namely, in order that the prediction coefficient w_i which fills a degree type may ask for forecast $E[y]$ near the pixel value y of HD pixel.

[0171]

[Equation 4]

... (4)

[0172] Then, a degree type is first materialized by differentiating a formula (3) with a prediction coefficient w_i .

[0173]

[Equation 5]

... (5)

[0174] A formula (6) is obtained from a formula (4) and (5).

[0175]

[Equation 6]

... (6)

[0176] Furthermore, if the relation between the study data x in the remainder equation of an equation (3), a prediction coefficient w , the educator data y , and Remainder e is taken into consideration, the following normal equations can be obtained from an equation (6).

[0177]

[Equation 7]

... (7)

[0178] The normal equation of an equation (7) can build only the same number as the number of the prediction coefficients w for which it should ask, therefore can ask an equation (7) for the optimal prediction coefficient w by solution Lycium chinense (however, in order to solve an equation (7), in an equation (7), the matrix which consists of coefficients concerning a prediction coefficient w needs to be regular). In addition, in solving a formula (7), it is possible to sweep out and to, apply law (method of elimination of Gauss-Jordan) etc. for example.

[0179] It asks for the optimal prediction coefficient w as mentioned above, and adaptation processing asks for forecast $E[y]$ near the pixel value y of HD pixel by the formula (1) further using the prediction coefficient w .

[0180] In addition, adaptation processing is the point which is not included in SD image that the component contained in HD image is reproduced, and differs from interpolation processing. That is, in adaptation processing, as long as a formula (1) is seen, it is the same as that of the interpolation processing using the so-called interpolation filter, but since [for which the prediction coefficient w equivalent to the tap coefficient of the interpolation filter uses the educator data y] it asks by study so to speak, the component contained in HD image is reproducible. That is, the image of high resolution can be obtained easily. From this, adaptation processing can be called processing which has a creation operation of an

image so to speak.

[0181] Drawing 18 shows the example of a configuration of the image transformation equipment which changes SD image into HD image by the above adaptation processings.

[0182] SD image is made as [supply / the class classification section 201 and the adaptation processing section 204]. The class classification section 201 consists of a class tap generation circuit 202 and a class classification circuit 203, and the class classification of the HD pixel (suitably henceforth an attention pixel) which is going to calculate a forecast by adaptation processing is carried out there at a predetermined class based on the property of the pixel of SD image corresponding to the attention pixel.

[0183] That is, in the class tap generation circuit 202, two or more SD pixels (suitably henceforth a class tap) which have a position relation for example, to an attention pixel as an SD pixel corresponding to an attention pixel are extracted from SD image supplied to the class classification section 201, and are supplied to the class classification circuit 203. In the class classification circuit 203, the pattern (distribution of a pixel value) of the pixel value of SD pixel which constitutes the class tap from the class tap generation circuit 202 is detected, and the value beforehand assigned to the pattern is supplied to the adaptation processing section 203 as a class of an attention pixel.

[0184] Specifically, suppose now that HD image consists of pixels (HD pixel) shown by x mark in drawing 19, and SD image consists of pixels (SD pixel) shown by O mark in this drawing. That is, SD image presupposes that it is made one half, respectively and the side of HD image or the vertical number of pixels is constituted. Here, in drawing 19, it is the $i+1$ st from the left, and the $j+1$ st SD pixels (portion shown by O mark among drawing) are expressed as X_i and j from a top, similarly, it is the $i'+1$ st from the left, and the $j'+1$ st [+] HD pixels (portion shown by x mark among drawing) are expressed as $Y_{i'}$ and j' from a top. In this case, the location of the SD pixels X_i and j and the location of HD pixel Y_{2i} and $2j$ are in agreement.

[0185] as a certain now and SD pixel (for example, X) -- the HD pixel Y which is in agreement with the location of 2 and 2 -- in the class tap generation circuit 202, if 4 and 4 are made into an attention pixel the HD pixel Y -- as SD pixel corresponding to 4 and 4 -- for example the HD pixel Y -- the HD pixel Y expected that correlation with 4 and 4 is high -- the SD pixel X which is in agreement with the location of 4 and 4 -- the SD pixel X of 3×3 (horizontal x length) consisting mainly of 2 and 2 -- 1 and 1X -- 2 and 1X -- 3 and 1X -- 1 and 2X -- 2 and 2X -- 3 and 2X -- 1 and 3X -- 2 and 3X -- 3 and 3 (in drawing 19) SD pixel of the range enclosed with a dotted line extracts -- having -- it -- the attention pixel (HD pixel) Y -- it considers as the class tap of 4 and 4.

[0186] moreover -- here -- X -- the HD pixel Y which is in agreement with the location of 2 and 2 -- the HD pixel Y on the right of 4 and 4, when 5 and 4 are made into an attention pixel X -- the HD pixel Y which is in agreement with the location of 2 and 2 -- the HD pixel Y which adjoins under 4 and 4, when 4 and 5 are made into an attention pixel [when 5 and 5 are made into an attention pixel] and X -- the HD pixel Y which is in agreement with the location of 2 and 2 -- the HD pixel Y which adjoins downward in the slight right slanting of 4 and 4 -- in the class tap generation circuit 202 the HD pixel Y -- the same class tap as the class tap formed when 4 and 4 are made into an attention pixel is formed. in addition, the HD pixel Y -- 4 and 4Y -- 5 and 4Y -- 4 and 5Y -- the class tap formed when 5 and 5 are

made into an attention pixel, respectively shall also be differed

[0187] And in the class classification circuit 203, the pattern of nine SD pixels (pixel value) as a class tap which consisted of class tap generation circuits 202 is detected, and the value corresponding to the pattern is outputted as a class of an attention pixel.

[0188] This class is supplied to the address terminal (AD) of the coefficient (Read Only Memory) ROM 207 in the adaptation processing section 204.

[0189] Here, generally 8 etc. bits etc. is assigned to the pixel which constitutes an image. Supposing 8 bits is now assigned to SD pixel, even if it will consider only the class tap of the shape of a 3x3-pixel square shown in drawing 19, for example, the number of patterns of a pixel value turns into an immense number of (28) 9 kind, and it becomes difficult to quicken [of subsequent processing] it.

[0190] Then, for example, ADRC (Adaptiv Dynamic Range Coding) processing which is processing for reducing the number of bits of SD pixel which constitutes it is performed to a class tap as pretreatment before performing a class classification.

[0191] That is, in ADRC processing, the greatest thing (suitably henceforth the maximum pixel) of the pixel value and the minimum thing (suitably henceforth the minimum pixel) are first detected from SD pixel of nine-piece ** which constitutes a processing block. And the difference DR (= MAX-MIN) of the pixel value MAX of the maximum pixel and the pixel value MIN of the minimum pixel calculates, it considers as the local dynamic range of a processing block of this DR, and each pixel value which constitutes a processing block is re-quantized by K bits fewer than the original allocation number of bits based on this dynamic range DR. That is, the pixel value MIN of the minimum pixel is subtracted from each pixel value which constitutes a processing block, and the division of each subtraction value is done by DR/2K.

[0192] Consequently, each pixel value which constitutes a processing block comes to be expressed by K bits. When it follows, for example, is referred to as K= 1, the number of patterns of the pixel value of nine SD pixels becomes (21) 9 kind, and can make the number of patterns very few things as compared with the case where ADRC processing is not performed.

[0193] On the other hand, the adaptation processing section 204 consists of a prediction tap generation circuit 205, a prediction arithmetic circuit 206, and a coefficient ROM 207, and adaptation processing is performed there.

[0194] That is, in the prediction tap generation circuit 205, two or more SD pixels which are used for calculating the forecast of an attention pixel in the prediction arithmetic circuit 206 and which have a position relation to the attention pixel are extracted from SD image supplied to the adaptation processing section 204, and this is supplied to the prediction arithmetic circuit 206 as a prediction tap.

[0195] concrete -- for example, the HD pixel Y -- in the prediction tap generation circuit 205, when a class tap which 4 and 4 were made the attention pixel and they explained by drawing 19 is constituted for example, the HD pixel Y -- as an SD pixel expected that correlation with 4 and 4 is high the attention pixel Y of the range surrounded and shown in this drawing as a continuous line -- the SD pixel X which is in agreement with the location of 4 and 4 -- SD pixel of 5x5 consisting mainly of 2 and 2 extracts -- having -- this -- the attention pixel (HD pixel) Y -- it considers as the prediction tap of 4 and 4.

[0196] in addition -- here -- the HD pixel Y -- 5 and 4Y -- 4 and 5Y -- the case where 5 and 5 are made into an attention pixel -- also setting -- the HD pixel Y -- the same prediction tap as the prediction tap formed when 4 and 4 are made into an attention pixel is formed.

however, the HD pixel Y -- 4 and 4Y -- 5 and 4Y -- 4 and 5Y -- the prediction tap formed when 5 and 5 are made into an attention pixel, respectively shall also be differed

[0197] And a prediction tap is supplied from the prediction tap generation circuit 205, and also a prediction coefficient is supplied to the prediction arithmetic circuit 206 from a coefficient ROM 207.

[0198] Namely, if the prediction coefficient called for by performing study beforehand is memorized for every class and a class is supplied from the class classification circuit 203, a coefficient ROM 207 will read the prediction coefficient memorized to the address corresponding to the class, and will supply it to the prediction arithmetic circuit 206.

[0199] Thereby, the prediction tap corresponding to an attention pixel and the prediction coefficient about the class of the attention pixel are supplied to the prediction arithmetic circuit 206. And in the prediction arithmetic circuit 206, by performing the operation shown in the formula (1) using the prediction tap (SD pixel to constitute) x_1 from the prediction coefficient [from a coefficient ROM 207] w_1 and w_2 , ..., prediction tap generation circuit 205, x_2 , and ..., forecast [of the attention pixel (HD pixel) y] $E[y]$ is called for, and this is outputted as a pixel value of HD pixel.

[0200] The above processing is performed considering all HD pixels as an attention pixel, and, thereby, SD image is changed into HD image.

[0201] Next, drawing 20 shows the example of a configuration of the study equipment which performs study processing which computes the prediction coefficient which the coefficient ROM 207 of drawing 18 is made to memorize.

[0202] HD image (HD image for study) which should serve as the educator data y in study makes as [supply / the infanticide circuit 211 and the educator data extraction circuit 146] -- having -- **** -- the infanticide circuit 211 -- HD image -- for example, by thinning out the number of pixels, it is lessened and, thereby, considers as SD image. That is, in the infanticide circuit 211, the side of HD image or the vertical number of pixels is set to one half, respectively, and, thereby, SD image is formed. This SD image is supplied to the class classification section 212 and the prediction tap generation circuit 145.

[0203] In the class classification section 212 or the prediction tap generation circuit 145, the same processing as the case in the class classification section 201 of drawing 18 or the prediction tap generation circuit 205 is performed, and, thereby, the class or prediction tap of an attention pixel is outputted, respectively. The class which the class classification section 212 outputs is supplied to the address terminal (AD) of the prediction tap memory 147 and the educator data memory 148, and the prediction tap which the prediction tap generation circuit 145 outputs is supplied to the prediction tap memory 147.

[0204] By the prediction tap memory 147, the prediction tap supplied to the address corresponding to the class supplied from the class classification section 212 from the prediction tap generation circuit 145 is memorized.

[0205] On the other hand, in the educator data extraction circuit 146, HD pixel made into an attention pixel in the class classification section 212 and the prediction tap generation circuit 145 is extracted from HD image supplied there, and is supplied to the educator data

memory 148 as educator data.

[0206] And in the educator data memory 148, the educator data supplied to the address corresponding to the class supplied from the class classification section 212 from the educator data extraction circuit 146 is memorized.

[0207] The above processing is performed as an attention pixel one by one in all HD pixels that constitute all HD images (HD image for study) beforehand prepared for study.

[0208] consequently, in the same address of the educator data memory 148 or the prediction tap memory 147, HD pixel of the class corresponding to the address or SD pixel in the location which constitutes the prediction tap which boiled and took lessons from the HD pixel, and which was explained in drawing 19 is memorized as the educator data y or study data x, respectively.

[0209] In addition, in the prediction tap memory 147 and the educator data memory 148, it is made as [memorize / to the same address / two or more information], and, thereby, is made in the same address as [memorize / two or more study data x and the educator data y which are classified into the same class].

[0210] Then, an arithmetic circuit 149 reads HD pixel as the prediction tap or educator data as study data memorized to the same address from the prediction tap memory 147 or the educator data memory 148, and computes the prediction coefficient which makes the error between a forecast and educator data min with a least square method, using them. That is, the normal equation having shown in the equation (7) is built in an arithmetic circuit 149 for every class, and a prediction coefficient is asked for this by solution Lycium chinense.

[0211] The prediction coefficient for every class called for as mentioned above in the arithmetic circuit 149 is memorized to the address corresponding to the class in the coefficient ROM 207 of drawing 18 .

[0212] The class tap and prediction tap which are formed when 5 and 5 are made into an attention pixel, respectively are written as the respectively same thing. in addition -- an above-mentioned case -- the HD pixel Y -- 4 and 4Y -- 5 and 4Y -- 4 and 5Y -- a prediction coefficient -- the HD pixel Y -- 4 and 4Y -- 5 and 4Y -- 4 and 5Y -- 5 and 5 -- it is necessary to build and ask for a normal equation according to an individual as educator data about each, respectively

[0213] According to adaptation processing, adaptation processing suitable for an attention pixel can be performed by being able to obtain HD image which contained in the original SD image the high frequency component which is not contained, and performing class classification processing about an attention pixel, and performing adaptation processing using the prediction coefficient corresponding to the class obtained as a result.

[0214] In addition, a class tap or a prediction tap as the memorized circumference pixel for forming the class tap and the prediction tap which showed it to drawing 19 by the class classification processing and the adaptation processing (suitably henceforth class classification adaptation processing) mentioned above when HD pixel corresponding to a non-memory address was generated from a memorized circumference pixel may not exist and shown in drawing 19 in this case cannot form. Therefore, in order to generate the pixel corresponding to a non-memory address by class classification adaptation processing, it is necessary to form a class tap and a prediction tap, therefore to form various class taps and

prediction taps of a configuration accommodative, using the existing memorized circumference pixel, at the time of study, and to ask for a prediction coefficient.

[0215] As shown at drawing 13 in the above-mentioned case, the memory section 15 for resolution creation next, about both horizontal and a perpendicular direction While constituting so that a twice [more than] as many pixel as the number of pixels which constitutes SD image can be memorized An access range is written in the range of the 2PHx2PV pixel which makes a relative address pointer the point of most the upper left, i.e., the same range as one screen of HD image. If x components and y component of a motion vector of SD image have increased one half of odd times According to the vector which doubled the motion vector two, by moving a relative address pointer, a pixel is assumed at the middle point of horizontal SD pixels, and the middle point between vertical SD pixels, therefore HD image with sufficient resolution can be obtained.

[0216] However, x components and y component of a motion vector of SD image will not necessarily always be 1/odd times 2. Moreover, when x components and y component of a motion vector of SD image have not increased one half of odd times Although the motion vector was doubled two, if it is moving a relative address pointer according to the vector which rounded off x and y component as drawing 9 explained The pixel which should be assumed in the location [middle point / the middle point of horizontal SD pixels and / between vertical SD pixels] shifted originally will be assumed at such the middle point, and the resolution of HD image obtained will deteriorate. In addition, this is also the same as when x components or y component of a motion vector of SD image are not 1/even times 2 besides when having not increased one half of odd times.

[0217] So, when x of the motion vector of SD image and y component have separated greatly from one half of integral multiples, it can avoid writing SD pixel which constitutes the SD image in the memory section 15 for resolution creation. In this case, deterioration of the resolution of HD image with which the pixel which should be assumed in the location which originally shifted greatly from the middle point of horizontal SD pixels and the middle point between vertical SD pixels originates in being assumed at such the middle point can be prevented (reduction).

[0218] x of the motion vector of SD image and y component by the way, from one half of integral multiples When having separated greatly and it is made not to write SD pixel which constitutes the SD image in the memory section 15 for resolution creation As compared with the time of making it write in, the number of SD pixels written in the memory section 15 for resolution creation decreases, and the number of HD pixels generated in the pixel generation section 43 increases. And in the pixel generation section 43, since HD pixel is generated by the memory section 15 for resolution creation using already memorized SD pixel, when the number of SD pixels written in the memory section 15 for resolution creation decreases, the precision of HD pixel generated in the pixel generation section 43 will get worse.

[0219] As shown in drawing 21 , the memory section 15 for resolution creation there about both horizontal and a perpendicular direction It constitutes so that the pixel of 4 times or more of the number of pixels which constitutes SD image can be memorized. Moreover, be made to let access ranges be horizontal and a twice as many range as the number of pixels which constitutes HD image about vertical all in the range of the 4PHx4PV pixel which

makes a relative address pointer the point of most the upper left, i.e., here.

[0220] And although the motion vector of SD image was doubled four, according to the vector which rounded off x and y component as drawing 9 explained, a relative address pointer is moved and the vertical address presupposes level and that SD pixel is written in every three in an access range. However, when x of the motion vector of SD image and y component have separated greatly from one fourth of integral multiples, it is made not to write SD pixel which constitutes that SD image in the memory section 15 for resolution creation even in this case.

[0221] The number of SD pixels written in the memory section 15 for resolution creation can be made to increase by expanding an access range as mentioned above.

[0222] Here, as shown in drawing 22, the condition of having written SD pixel which constitutes the object which applies and moves to the Nth frame from the N-4th frame in the access range made into the range of a 4PHx4PV pixel as mentioned above is shown in drawing 23.

[0223] By the way, what is necessary is to read only SD pixel on the intersection of the dotted line of the horizontal direction and perpendicularly it was shown in drawing 23 from an access range, in order to obtain HD image which consists of 2PHx2PV pixels as mentioned above, when an access range is made into the range of a 4PHx4PV pixel. Namely, a horizontal and a perpendicular direction should just read the storage value of access within the limits alternately.

[0224] However, SD pixel may not be written in even in this case on the intersection of the dotted line of the horizontal direction and perpendicularly it was shown in drawing 23. In this case, although corresponding HD pixel will be generated using a memorized circumference pixel as mentioned above, as it is shown in drawing 24 which expanded drawing 23 in that generate time, the memorized circumference pixel which is not on such an intersection besides the memorized circumference pixel on the intersection of the dotted line of a horizontal direction and a perpendicular direction can also be used. Thus, in also using the memorized circumference pixel which is not on an intersection and generating HD pixel, it becomes possible to obtain HD image with more high resolution.

[0225] Here, generation of HD pixel is based on the linear interpolation mentioned above, and class classification processing and adaptation processing in this case, and also it is possible to carry out by the replacement to the memorized circumference pixel which is in the location nearest to that HD pixel, for example etc.

[0226] in addition, among the addresses of access within the limits, when SD pixel is newly supplied to the address with which SD pixel is memorized, already The new SD pixel may be overwritten, the motion vector of already memorized SD pixel is compared with the motion vector of new SD pixel, and you may make it x of a motion vector and y component make the direction nearest to one fourth of integral multiples memorize preferentially. However, in making it x of a motion vector and y component make the direction nearest to one fourth of integral multiples memorize preferentially, the memory for memorizing the motion vector of SD pixel already memorized by the memory section 15 for resolution creation etc. is needed.

[0227] Next, although it is necessary to constitute the resolution converter 34 as shown in drawing 12 when SD image consists of objects of the motion from which plurality (M or less

pieces) differs When it is the thing from which SD image was obtained by photoing scenery etc. a pan and by carrying out a tilt in the video camera and which carries out the motion with the same full screen, the resolution converter 34 can be constituted as shown in drawing 25 .

[0228] That is, drawing 25 shows other examples of a configuration of the resolution converter 34 of drawing 11 . In addition, about the case in drawing 12 , and the corresponding portion, the same sign is attached among drawing. That is, the field division section 21 and the synthetic section 24 are not formed, but it changes to the M high resolution object generation sections 411 thru/or 41M, the high resolution object generation section 41 of 1 is formed, and the resolution converter 34 of drawing 25 is further constituted by the high resolution object generation section 41 like the case [a switch 22 and memory 23 are not formed, and also] in drawing 12 .

[0229] Like [in the resolution converter 34 constituted as mentioned above] the case in drawing 12 , to the frame memory section 11, SD image is supplied and the sequential storage of the SD image from A/D converter 3 is carried out from A/D converter 3 (drawing 11) there.

[0230] And in the motion detecting element 12, a horizontal direction and a perpendicular direction are detected in an unit with the motion vector of SD image memorized by the frame memory section 11 finer than the pixel of the SD image, and are supplied to a controller 14. In addition, since that to which a full screen carries out the same motion as an SD image is inputted here as mentioned above, it is made as [detect / one motion vector] about the full screen (one frame).

[0231] A controller 14 moves the relative address pointer in the memory section 15 for resolution creation according to the motion vector from the motion detecting element 12, and the access range which makes the relative address pointer after the migration the top-most vertices of most the upper left is made to memorize SD pixel for one frame memorized by present frame memory 11A of the frame memory section 11. Furthermore, a controller 14 sets to 1 the thing corresponding to the address of the memory section 15 for resolution creation which wrote in SD pixel among the write-in flags memorized by the write-in flag storage section 42. In addition, the range which explained by drawing 13 as an access range, for example (therefore, also in case of memory section 15 for resolution creation) is set up, therefore the writing of SD pixel to an access range being level here and a perpendicular direction are performed alternately.

[0232] Also horizontally, a pixel is assumed in addition to a perpendicular direction as mentioned above at access within the limits of the memory section 15 for resolution creation, and horizontal and HD image which doubled each vertical number of pixels of SD image are reproduced (creation).

[0233] In addition, as the scene change detecting element 13 was mentioned above, the scene change of SD image is detected, and the controller 14 is made as [reset / the write-in flag storage section 42] while resetting the memory section 15 for resolution creation, if the purport which is a scene change is received from the scene change detecting element 13.

[0234] Reading appearance of the storage value of access within the limits of the memory section 15 for resolution creation is carried out under control of a controller 14 as an HD pixel which constitutes HD image, and it is supplied to the pixel generation section 43. The

pixel generation section 43 judges whether the value to which the storage value by which reading appearance was carried out as an HD pixel judged by referring to the write-in flag storage section 42 for whether it is initial value, namely, reading appearance was carried out as an HD pixel is SD pixel written in from the frame memory 11, and generates HD pixel based on the judgment result.

[0235] That is, as shown in here above-mentioned drawing 13 , since it has an address space corresponding to the number which doubled the number of vertical pixels, respectively and the access range was moved according to the motion vector, SD pixel has not necessarily been written [that an access range is / of SD image of one screen / horizontal, or] for the access range in always and its whole. Then, the pixel generation section 43 judges whether the storage value of each address of access within the limits is SD pixel, generates HD pixel using SD pixel which outputs the SD pixel as an HD pixel as it is in being SD pixel, and has already been written in the access range when it is not SD pixel (i.e., when it is the initial value written in after detection of a scene change), and outputs. In addition, simple interpolation which was mentioned above may perform generation of HD pixel from SD pixel already written in, for example, and class classification adaptation processing may perform it.

[0236] Horizontal or HD image which doubled the vertical number of pixels (resolution), respectively of SD image is supplied and displayed on CRT36 through D/A converter 5 (drawing 11) at HD image of one frame which consists of HD pixels which the pixel generation section 43 outputs as mentioned above, i.e., here.

[0237] In addition, also in the gestalt of operation of drawing 25 , as shown in drawing 21 , for example While constituting the memory section 15 for resolution creation so that horizontal and the pixel of 4 times or more of the number of pixels which constitutes SD image about vertical all can be memorized An access range about both the range of the 4PHx4PV pixel which makes a relative address pointer the point of most the upper left, i.e., a horizontal direction, and a perpendicular direction It becomes it is possible for it to be made to consider as a twice as many range as the number of pixels which constitutes HD image, and possible to obtain HD image with more high resolution in this case.

[0238] As mentioned above, in addition to this, although the case where this invention was applied to the clearance (reduction) of the clinch distortion from the image which has clinch distortion, and conversion in HD image of SD image was explained, this invention can be applied, when expanding an image, or when changing the image by which interlace scanning was carried out into a progressive image (image by which a non-interlaced scan is carried out).

[0239] In addition, although the image of a frame unit was processed with the gestalt of this operation, processing per field is also possible.

[0240] Moreover, with the gestalt of this operation, although the image was displayed on CRT, this invention can be applied, when displaying an image on a liquid crystal display etc.

[0241] Furthermore, with the gestalt of this operation, in a television receiver, although the television broadcasting of an analog was received, this invention can be applied, also when receiving digital broadcast.

[0242]

[Effect of the Invention] According to the image processing system and the image-processing method of this invention, like the above, the 2nd image is generated by assuming a pixel in the location corresponding to a motion of the 1st image. When it follows, for example, the 1st image has clinch distortion, it becomes possible to obtain the 2nd image which removed or reduced the clinch distortion.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the gestalt of 1 operation of the television receiver which applied this invention.

[Drawing 2] It is drawing for explaining the principle of this invention.

[Drawing 3] It is drawing for explaining the principle of this invention.

[Drawing 4] It is the block diagram showing the example of a configuration of the distortion amendment section 4 of drawing 1 .

[Drawing 5] It is drawing for explaining the detection method of the motion vector in an unit finer than a pixel.

[Drawing 6] It is drawing showing the example of a configuration of the memory section 15 for resolution creation of drawing 4 .

[Drawing 7] It is drawing for explaining a relative address pointer and an access range.

[Drawing 8] It is drawing for explaining how writing in the image data to an access range.

[Drawing 9] It is a flow chart for explaining actuation of the distortion amendment section 4 of drawing 4 .

[Drawing 10] It is the block diagram showing other examples of a configuration of the distortion amendment section 4 of drawing 1 .

[Drawing 11] It is the block diagram showing the example of a configuration of the gestalt of other operations of the television receiver which applied this invention.

[Drawing 12] It is the block diagram showing the example of a configuration of the resolution converter 34 of drawing 11 .

[Drawing 13] It is drawing showing the example of a configuration of the memory section 15 for resolution creation of drawing 12 .

[Drawing 14] It is a flow chart for explaining the write-in processing to the memory section 15 for resolution creation of drawing 12 .

[Drawing 15] It is drawing showing signs that SD image is memorized by the memory section 15 for resolution creation.

[Drawing 16] It is a flow chart for explaining the read-out processing from the memory section 15 for resolution creation of drawing 12 .

[Drawing 17] It is a flow chart for explaining details from that of processing of step S23 of drawing 16 .

[Drawing 18] It is the block diagram showing the example of a configuration of the image transformation equipment which generates HD image from SD image.

[Drawing 19] It is drawing showing a class tap and a prediction tap.

[Drawing 20] It is the block diagram showing the example of a configuration of the study

equipment which performs study which asks for the prediction coefficient memorized by the coefficient ROM 207 of drawing 18 .

[Drawing 21] It is drawing showing the example of a configuration of the memory section 15 for resolution creation of drawing 12 .

[Drawing 22] It is drawing showing signs that the object which constitutes SD image is moving.

[Drawing 23] It is drawing showing the access range where SD pixel was written in.

[Drawing 24] It is drawing for explaining the generation method of HD pixel from the storage value of the access range of drawing 23 .

[Drawing 25] It is the block diagram showing other examples of a configuration of the resolution converter 34 of drawing 11 .

[Drawing 26] It is drawing showing the situation of a scan in case an image is displayed on CRT.

[Drawing 27] It is drawing for explaining the clinch distortion of a perpendicular direction.

[Description of Notations]

1 Tuner 2 LPF 3 A/D converter 4 The distortion amendment section, 5 D/A converter 6 CRT 11 frame memory section 11A The present frame memory, 11B Before frame memory 12 motion detecting element 13 A scene change detecting element, 14, 14A, 14B A controller, 15, 15A, 15B The memory section for resolution creation, 16 Vertical LPF 17 The frame memory section, 21 Field division section 22A and 22B switch 23A, 23B Memory, 24 The synthetic section 34 A resolution converter, 36 CRT 41,411 thru/or 41M high resolution object generation section, 42 The write-in flag storage section, 43 Pixel generation section 145 Prediction tap generation circuit 146 educator data extraction circuit 147 Prediction tap memory 148 Educator data memory, 149 arithmetic circuit 201 The class classification section, 202 class tap generation circuit 203 A class classification circuit and 204 Adaptation processing section 205 A prediction tap generation circuit, 206 Prediction arithmetic circuit 207 Coefficient ROM 211 An infanticide circuit, 212 Class classification section